

VT02 Console and 单一汇流排系统 (真实的四色或虚拟的十六色)

内容目录

内容	页 数
0. 修正历史	2
1. IC 特征和一般功能的描述	3
2. IC 脚位构造	4
3. 方块图	5
4. 脚位功能描述	6
5. 可随意调整脚位对照表	7
6. 功能描述	8-9
7. 单一总线下影像的储存器储存体映射(Video Memory Bank Mapping)	10-14
8. 单一总线下程序的储存器储存体映射(Program Memory Bank Mapping)	15-19
9. 背景的图形块和内部的图像动态随机存储器(VRAM)	19-21
10. 调色板	22
11. 寄存器接口的描述	23-38
程序单元的寄存器的接口	23-27
图像单元的寄存器的接口	28-32
声音控制寄存器的接口	33
参数的描述	34-35
杂项功能的寄存器的接口	36-38
12. 时序波形	39-41
13. 程序设计指南	42
14. CPU 指令对照表	43-48

修正历史:

版别	内容
A1	初始版本
A2	<p><u>1.第3页IC的特征</u> ---增加8位元资料汇流排模式有附属的16个I/O口,16位元资料汇流排模式有附属8个I/O口</p> <p><u>2.第6页可随意调整脚位</u> ---增加批注:在单一汇流排汇流排模式下,当您想要使用这些额外的 I/O 口时,请参考资料的第 17 页程式单元位址埠来设定它们.</p> <p><u>3.第 16 页影像位址多工器方块图</u> ---修正表格内的错误从 BKEXTEN 为 BKEXTEN=1</p> <p><u>4.第 19,20 页程式位址埠功能描述</u> ---#410B D3 增加 0: \$6000-\$7FFF 写的功能无法使 XRWB 有效 1: \$6000-\$7FFF 写的功能可以使 XRWB 有效. 批注:当 FWEN 设为 1 时,旧程式的写法将无效. ---修正#410E:D7-D0 → Output to XVRW,XVOE,XRCB ... 为#410F :D7-D0 → Output to XVRW,XVOE,XRCB ... ---修正%410E: Input XVRW,XVOE,XRCB ... 为%410F: Input XVRW,XVOE,XRCB ... ---修正 %4109 为%4119 ---修正 TIFLAG → D5 为 RINGF → D5</p> <p><u>5.第23页图形的位址埠功能描述 : #2000 D5 :卡通块大小控制</u> 修正错误: 修正 1 → 大卡通 (8X16)or(16X16) 为 1 →大卡通 (8X16) 修正 0 → 小卡通 (8X8)or(16X8) 为 0 →小卡通 (8X8)</p> <p><u>6.第 24 页</u> 修正错误 修正 #2014 : 影像储存空间 0 寄存器 2 D7-D0 (RV07-RV20. 为 #2014 : 影像储存空间 0 寄存器 2 D7-D0 (RV27-RV20. 修正 #2015 : 影像储存空间 0 寄存器 3 D7-D0 (RV07-RV30. 为 #2015 : 影像储存空间 0 寄存器 3 D7-D0 (RV37-RV20.</p> <p><u>7.第 28 页卡通块(SPRITE) RAM 的工作原理</u> ---修正卡通块颜色和8X8或16X8选择为卡通块颜色和8X8选择</p> <p><u>8.第37页程式设计指南</u> ---增加:当您需连结额外的IC,而且您必须要用到XRWB的功能时,您必须去设定#410B才能启动其功能,您必须要知道当FWEN被设定在高准位(=1)时,旧的程式写法将无效. ---增加:Item9 在 NTSC 系统下不要使用DMA复制到调色板,PAL 系统无此限制.</p> <p><u>9.增加第 39,40 页: 程式/影像记忆体储存体对应(Program/Video memory Bank Mapping)</u></p>
A3	
A4	程式设计指南:增加项目10,11.描述PCM and RS232
A5	修改整个资料格式 修改CPU指令

VT02 Console and 单一汇流排系统 (真实的四色或虚拟的十六色)

IC 特征

系统

- CPU: 6502
- 内部的程序动态随机存储器(PRAM): 2KBytes
- 内部的图像动态随机存储器(VRAM): 2Kbytes
- DMA (卡通块和背景)
- 单一汇流排模式,8 位元数据汇流排或 16 位元数据汇流排
- 多样的 IRQ 控制
- 可程序的计时器
- T.V. 讯号输出 (NTSC, PAL)
- 8 位元数据汇流排最多有 16 个附属的 I/O 口, 16 位元数据汇流排最多有 8 个附属的 I/O 口

周边的应用

- 内建一组一般功能摇杆.
- 内建 RS232 串列的埠.

一般功能描述

VT02 包括 CPU, 图像的单元, 声音单元, 2 个 2K Bytes SRAM 及一些 I/O 控制装置. VT02 可以分为两个系统, 一个用于程序的, 另一个用于影像的处理.

CPU 是整个程式系统的主要角色. 它可以存取 PRAM 和 PROM 的资料. PROM 被储存程序命令, 程序指引和一些声音资料. 而 VT02 内部的 2K bytes 程序动态随机存储器 (PRAM) 是第零页 RAM, 堆栈区 及一些 CPU 的记忆体. 程式系统控制学习机的执行, 包括图案, 语音, 及字幕. 也就是说 CPU 将控制视频系统显示指定的图案.

图像单元是影像系统的主要角色. 它能够存取影像的动态随机存储器 (VRAM) 和图形块 (character) ROM 自动地显示一些图案.

图形产生器

- 分辨率: 256x240 点
- 一幅画面只允许 64 个卡通块
- 背景颜色可以是 4 色 (4 color sets).
- 卡通块于 4 色 (4 color sets), 有 8X8, 8X16 点阵大小 (character size).
- 调色板有 25 色.

声音产生器

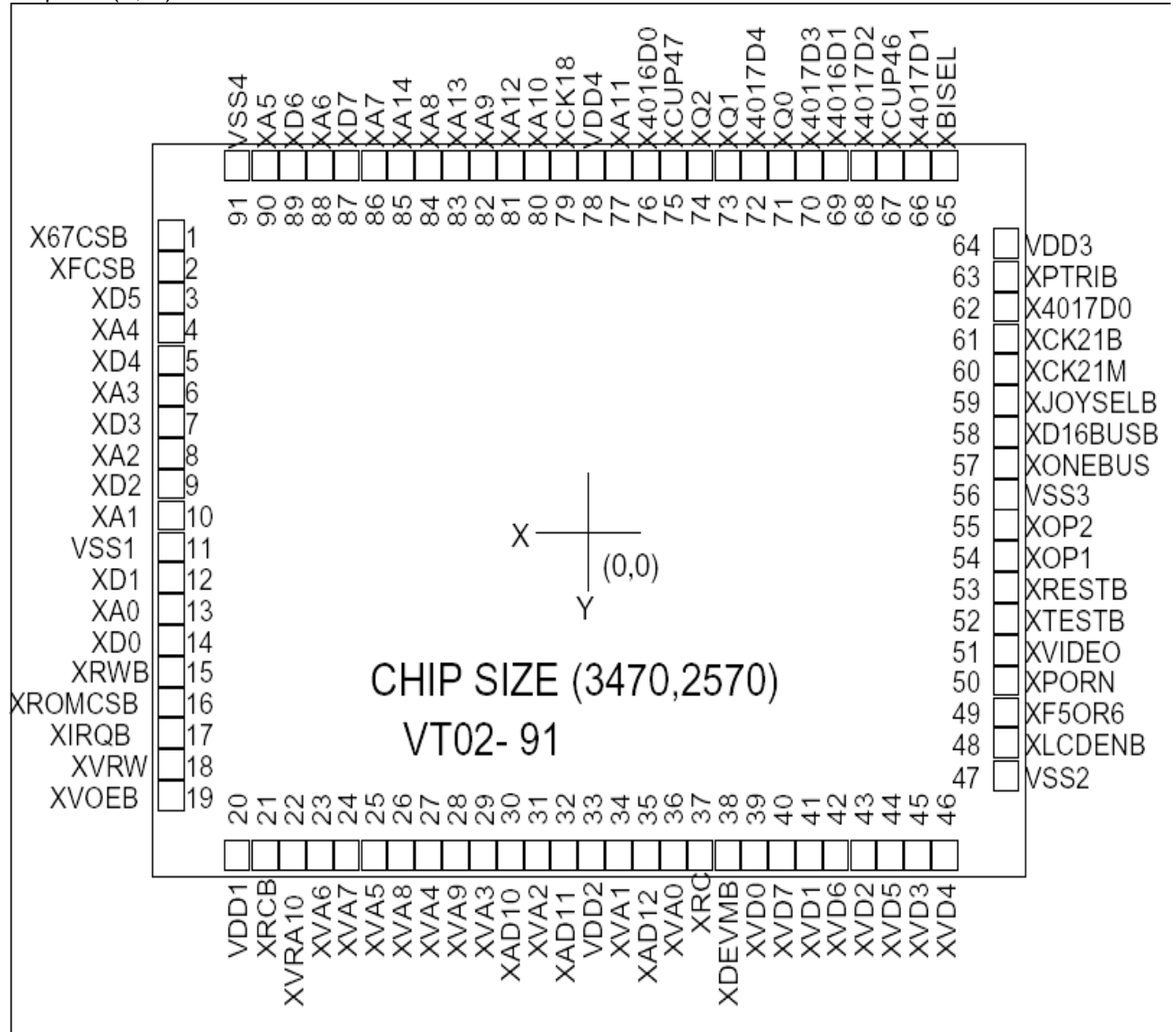
- 4 节拍通道.
- 2 低频通道.
- 2 噪声通道.
- PCM 或 DWS DMA 内建.

除了内部的 PRAM 之外, VT02 内部有另外的 2K Bytes VRAM, 影像的动态随机存储器 (VRAM) 存储许多指向图形块 (Character) ROM 图形的图形序号. VRAM 储存图形序号, 它可以在屏幕上作 2 页的显示. 图形块 (Character) ROM 储存许多图形.

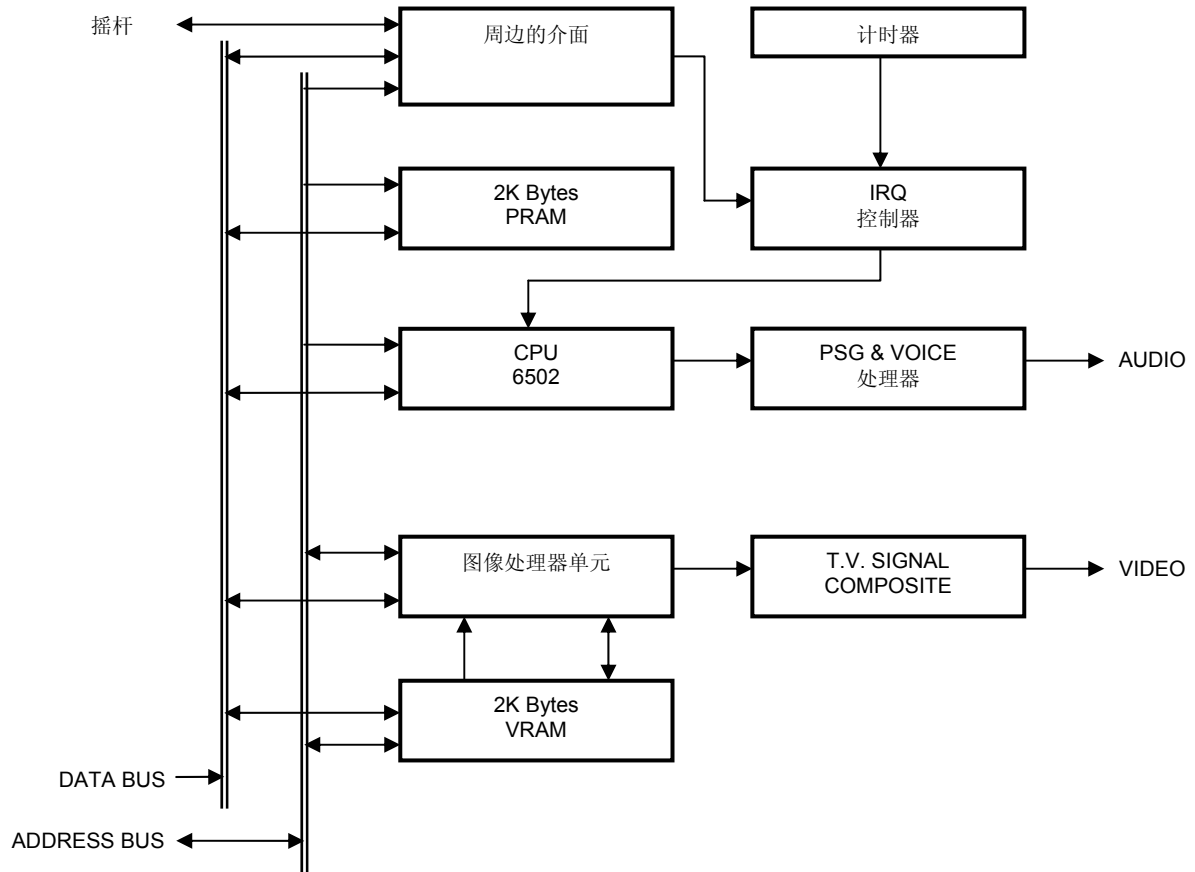
VT02 可以合并程序和影像的汇流排成为单一汇流排模式. 如此它只需要一个存储器的 IC 来当做程序和影像数据的存储器. 在单一总线汇流排模式下. 程序设计人员个别的指定程序和影像的储存体于外部的同一存储器, 然后 VT02 将合并这两个独立的汇流排为单一汇流排, 经由 VT02 内部的解码功能, 外部的存储器最大可以扩充到 32M Bytes.

IC 脚位构造

Chip Size(X, Y): 3470 X 2570 um²



方块图



IC脚位描述

符号	型式	描述
XA[14:0]	O	CPU 的地址线或单一汇流排模式的地址 OA14-OA0.
XD[7:0]	I/O	CPU 的输出,输入数据总线或单一汇流排模式的输出,输入数据 Bit7-0.
XCK18	O	CPU 的时钟脉冲为 1.8MHz.
XRW	O	CPU 或单一汇流排模式的 读/写信号输出端.
XROMCS	O	可读存储器程序片选信号或单一汇流排模式的 可读记忆体输出致能脚位.
XFCSB	O	在单一汇流排模式下的可读存储器或快闪存储器程序片选择器, 低电平有效, 地址 \$8000~\$FFFF 将会是低电平.
X67CSB	O	地址\$6000~7FFF 程序片选择器, 低电平有效.
XDEVMB	I	当此脚位为低电平时 XFCSB and X67CSB 功能交换. (PH)
XLCDENB	I	测试LCD(液晶显示)信号输出致能, 低电平有效. (PH)
XPTTRIB	I	迫使汇流排在三态的控制信号, 低电平有效. (PH)
XBISEL	I	内建功能选择器的脚位, 低准位: 内建功能将迫使 X67CSB and XFCSB 到高电平. (PH)
XIRQB	I	CPU 中断输入信号. (PH)
XVRW	O	视频 读/写信号输出端或 单一汇流排模式的I/O.
XVOEB	O	视频资料输出致能 或单一汇流排模式的I/O.
XVRA10	I	内部的视频 RAM 位址位元10 或单一汇流排模式的I/O.
XRC	O	外部的可读存储器程序片选择器, 低电平有效,或单一汇流排模式的I/O.
XRCB	O	外部的可读存储器程序片选择器, 高电平有效,或电源启动指示器,或单一汇流排模式的I/O.
XVA[9:8], XVA[7:0]	O	视频地址汇流排或单一汇流排模式的 OA24-OA15.
XAD[12:10]	O I/O	视频地址汇流排 A12-A10 单一汇流排模式的 I/O.
XVD[7:0]	I/O	视频数据汇流排或八位元单一汇流排模式的I/O 或十六位元单一汇流排模式的数据汇流排 Bit15-8.
XTESTB	I	生产厂家测试用. (PH)
XRESTB	I	复位信号输入端,低电平有效. (PH)
XCK21M	I	晶体振荡器时钟信号输入端.
XCK21B	O	晶体振荡器时钟信号输出端.
X4016 [1:0]	I	I/O 介面,输入端. (PH)
X4017 [4:0]	I	I/O 介面,输入端. (PH)
XQ[2:0]	O I/O	I/O 介面,输出端或视频扩充地址. XQ1, XQ0 (O), XQ2 (I/O)
XCUP46, XCUP47	I/O	I/O的时钟 或者 XCUP47 也可以当作视频扩充地址. XCUP46 (PH)
XVIDEO	O	合成视频信号输出端.
XOP1, XOP2	O	音频信号输出端.
XJOYSELB	I	当XJOYSEL=0, 可让内部的摇杆致能. (PH)
XONEBUS	I	单一汇流排模式选择器, 高电平有效. (PH)
XD16BUSB	I	单一汇流排模式的十六位元数据汇流排选择器(低电平有效), A0将决定低位元组(XD7-0)或高位元组(XVD7-0)的数据. (PH)
XPORN, XF5OR6	O	电视系统选择器. 全部 0:NTSC, 全部 1:PAL. (PH)

备注:(I) 输入端.(O) 输出端.(I/O) 输入/输出端.(PH) 内含拉到高电平的 20K~50K 的电阻,(PL) 内含拉到低电平的 20K~50K 的电阻.

可随意调整脚位之对应表：

状态	寄存器 IOP0EN=1 XONEBUS=1 XD16BUSB=1	寄存器 IOP0EN=0 XONEBUS=1 XD16BUSB=0	寄存器 IOP0EN=0 XONEBUS=0 XD16BUSB=X
XVD0	IOP00	D8 of one bus	XVD0
XVD1	IOP01	D9 of one bus	XVD1
XVD2	IOP02	D10 of one bus	XVD2
XVD3	IOP03	D11 of one bus	XVD3

状态	寄存器 IOP1EN=1 XONEBUS=1 XD16BUSB=1	寄存器 IOP1EN=0 XONEBUS=1 XD16BUSB=0	寄存器 IOP1EN=0 XONEBUS=0 XD16BUSB=X
XVD4	IOP10	D12 of one bus	XVD4
XVD5	IOP11	D13 of one bus	XVD5
XVD6	IOP12	D14 of one bus	XVD6
XVD7	IOP13	D15 of one bus	XVD7

状态	寄存器 IOP2EN=1 XONEBUS=1	寄存器 IOP2EN=0 XONEBUS=X
XVRA10	IOP20	XVRA10
XAD10	IOP21	XAD10
XAD11	IOP22	XAD11
XAD12	IOP23	XAD12

状态	寄存器 IOP3EN=1	寄存器 IOP3EN=0	
		XJOYSELB=1	XJOYSELB=0
XRC	IOP30	XRC	XRC
XRCB	IOP31	XRCB	POWON
XVOEB	IOP32	XVOEB	XVOEB
XVRW	IOP33	XVRW	XVRW

状态	XONEBUS=1	XONEBUS=0
XA[14:0]	One bus OA[14:0]	XA[14:0]
XVA[9:0]	One bus OA[24:15]	XVA[9:0]
XROMCSB	One bus ROM OEB	XROMCSB
XRWB	One bus MEMORY RWB	XRWB

注解:在单一总线汇流排模式下,当您想要使用这些额外的 I/O 接口时,请参考资料的第 26~27 页程序单元地址接口来设置它们。

状态	XJOYSELB=0	XJOYSELB=1
X4016D0	JOYAM	X4016D0
X4016D1	JOYBM	X4016D1
X4017D0	JOYUPA	X4017D0
X4017D1, GUNPORT1	JOYST	X4017D1
X4017D2, GUNPORT2	JOYSE	X4017D2
X4017D3	JOYDNA	X4017D3
X4017D4	JOYLFA	X4017D4
XCUP46	JOYRTA	XCUP46

状态	XJOYSELB=0 && XONEBUS=0	XJOYSELB=1 XONEBUS=1
XQ0	VIDEO ROM A10	XQ0
XQ1	VIDEO ROM A11	XQ1

状态	寄存器 RS232EN=1 XONEBUS=X XJOYSELB=X	寄存器 RS232EN=0 XONEBUS=0 && XJOYSELB=0	寄存器 RS232EN=0 XONEBUS=1 XJOYSELB=1
XQ2	RD	VIDEO ROM A12	XQ2
XCUP47	TD	VIDEO ROM A13	XCUP47

IC 功能的描述

Console chip 包括 CPU, 视频, 音频功能和 I/O.

视频:

1. 视频(VIDEO)可以处理 2 个物件, 卡通块(Sprite) 和背景(Background). 卡通块是移动性的物件, 比方像是 子弹, 汽车, 人物. 背景是比较大的图形, 比方像是 树木, 森林, 房子, 布景是可以卷动的.
2. 在电视屏幕上, 影像能在水平座标上显示 256 个点及在垂直座标上显示 240 个点.
3. 在一幅画面上只允许同时显示 64 个卡通块. 一个卡通块需要 4 bytes(字节)来定义.
4. 在水平方向, 最大的卡通块数量是 8. 假如它超过 8, 多余的会被忽略并将讯息反应给 CPU.
5. 一个最小的单位的卡通块或背景图案是一个有 8X8 点阵的图形块, 一个点阵可以显现 4 种的颜色.
6. 程式设计者可以选择卡通块是 (8X16), (8X8)点阵.
7. 背景图案为两页, 可以立刻换页或是用水平方向动的或是垂直方向动的卷动方式卷动变换.
8. 在调色板中可以定义 25 色. 一个颜色需要 6 Bits(位元)来定义.
9. 自动的电视同步信号衍生器, 它是不受程式控制影响.
10. 电视合成信号输出.

音频:

1. 最大提供 256bytes(字节) DMA 功能作为图画单元更新卡通块, 背景角色序号和图形块数据.
2. 2 个端口用来读取音频产生器的状态.
3. 每个音频通道需要 4 个位址端口来控制它的执行.
4. 有 4 个节拍频道, 2 个低频道, 2 个噪音频道, 及内建 PCM or DWS DMA.
5. 2 个独立音频 DA 输出端.

CPU:

CPU 包含在 Console 内, 拥有 16 位元程式计数器, 8 位元 AL 和累加器, 状态寄存器, 2 个一般用途的寄存器 X, Y, 8 位元堆迭指示器, 16 位元地址线 及 8 位元输出、输入数据总线.

内部的动态随机存储器:

一个 2K bytes SRAM 用于显示缓冲区的 (VRAM), 另一个用于程序缓冲区的 (PRAM).

I/O:

1. 7 个脚位作为读取周边的 I/O, 3 个脚位作为轮出周边的 I/O, 2 个时钟脚位.
2. 内建可随意调整的 8 位元连续到并行的 I/O 给摇杆用.
3. 在单一汇流排模式下, 8 位元数据汇流排模式拥有附属的 16 个 I/O 口和 16 位元数据汇流排模式拥有附属的 8 个 I/O 口.
4. 内建可自由选择的 RS232 串列的埠.

程序记忆体和影像的记忆体的地址映射(CPU 管理的内存分布表)

程序的记忆体之分配

000H 7FFH	系统零页堆栈区
2000H	图像单元
4000H	音频产生器
6000H	
8000H	外部的程序存储器 PROM 或 PRAM (可扩充)

影像的记忆体之分配 **备注 1

2000H 23FFH	背景页 左或上
2400H 27FFH	背景页 右
2800H 2BFFH	背景页 下
3F00H 3F1FH	调色板 *备注 2
0000H	外部的影像存储器 VROM 或 VRAM (可扩充)

**备注 1

影像存储器的地址需要经由图像单元的寄存器接口 2006H 来声明. 存取影像存储器的详细方法描述于下面的单元: 存取影像的存储器和储存体的映射.

*备注 2

当 RC = 1

3F00-3F1F 是调色板中旧的颜色映射位置, 总共有 25 个颜色.

3F00 是透明的颜色, 而 3F10, 3F04, 3F14, 3F08, 3F18, 3F0C, 3F1C 可以忽略.

单一汇流排模式(One bus system)

VT02 自动地合并程序地址线和影像的地址线为单一总线汇流排。在单一总线汇流排模式下,只要单一外部的存储器来给程序存储器和影像的存储器用。虽然实质上只有一个外部的存储器,程序存储器和影像的存储器的储存体需要个别的来设定。程序撰写人员必须小心的区分这个单一存储器来储存程序和影像的数据。OA[24:0] 是输出脚位的地址线,可以扩充的外部存储器的容量到 32M Bytes。以程序地址为基础(XA), 图像地址(AD)和其他相关

的寄存器的地址线, VT02 将会接合 OA[24:0] 到外部存储器的地址线。请参考下面两部分的资料有更详细的描述如何来操作及其存储体的映射。

在单一总线模式下, 程序的 A24~A0 的起始地址为 007FFFC, 而影像的起始地址为 0000XXX。

存取影像的存储体(Acess Video Memory)

影像的存储体的地址必须经由图像单元寄存器的 2006H 接口来声明。2006H 是一个 two-bytes-set-up 寄存器接口。第一个 Byte 的 D5 输出到 XRC。2006H 剩下的 Bit 设定为 AD[12:0] 如 Table A1 所描述。当 XRC=1, AD[12:0] 是内部的图像存储器的地址线。

于单一总线汇流排模式下,当 XRC=0 AD[12:0] 和图像存储器存储体的设定一起决定输出脚位 OA[24:0] 为外部的存储器的地址线。

D7	D6	D5	D4	D3	D2	D1	D0
AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
Second byte							

D7	D6	D5	D4	D3	D2	D1	D0
		XRC	AD12	AD11	AD10	AD9	AD8
First byte							

Table A1. Writing 2006H (two bytes set up)

单一总线汇流排模式下影像的存储器储存体的映射

于单一总线汇流排模式下, VT02 可以经由 25 bits 的地址线 OA[24:0] 应对到外部的存储器最大为 32M Bytes. 影像的存储器储存体映射的外部存储器的概略图如 Figure A1. 对应一个如此大容量的存储器,VT02 利用影像的储存体 2 (Video Bank 2) 将 32M Bytes 分类为几个区块. 每一个区块再经由影像的储存体 1 (Video Bank 1) 分为几个小区块. 以同样的方法影像的储存体 0

(Video Bank 0)再将这些小区块分为更小的区块.

请参照 Table A3 有更详细的映射图. 请注意在扩充模式之下没有影像的储存体 1 (Video Bank 1), 也就是说每一个区块的分类直接由影像的储存体 2(Video Bank 2) 到影像的储存体 0 (Video Bank 0).

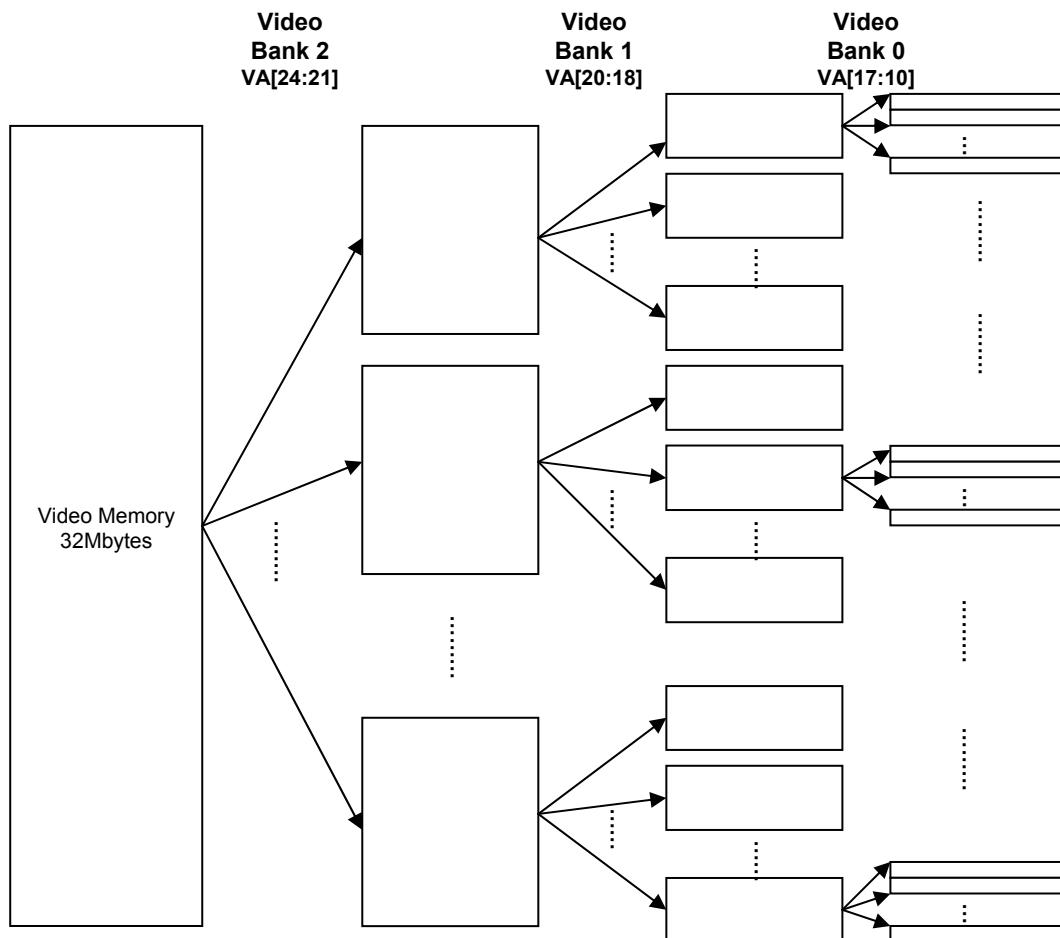


Figure A1. 外部的影像存储器储存体映射概略图

PPU

\$0000	VBANK=\$2016&0xFE
\$0800	VBANK=\$2017&0xFE
\$1400	VBANK=\$2012
\$1800	VBANK=\$2013
\$1C00	VBANK=\$2014
\$2000	VBANK=\$2015
	萤幕 00 图块代码区
\$23C0	
\$2400	萤幕 00 配色代码区
	萤幕 01 图块代码区
\$27C0	
\$2800	萤幕 01 配色代码区
	萤幕 10 图块代码区
\$2BC0	
\$2C00	萤幕 10 配色代码区
	萤幕 11 图块代码区
\$2FC0	
\$3000	萤幕 11 配色代码区
\$3F00	无定义
\$3F1F	调色板代码

映射 PROM 的实际物理地址

标准视频地址模式:

Case (\$201A & 0x07)

0: (\$4100&0x0F)<<21+(\$2018&0x70)<<14+ VBANK<<10 (默认)

1: (\$4100&0x0F)<<21+(\$2018&0x70)<<14+((\$201A&0x80) | (VBANK&0x7F))<<10

2: (\$4100&0x0F)<<21+(\$2018&0x70)<<14+((\$201A&0xC0) | (VBANK&0x3F))<<10

4: (\$4100&0x0F)<<21+(\$2018&0x70)<<14+((\$201A&0xE0) | (VBANK&0x1F))<<10

5: (\$4100&0x0F)<<21+(\$2018&0x70)<<14+((\$201A&0xF0) | (VBANK&0x0F))<<10

6: (\$4100&0x0F)<<21+(\$2018&0x70)<<14+((\$201A&0xF8) | (VBANK&0x07))<<10

扩展视频地址模式:

Case (\$201A & 0x07)

0: (\$4100&0x0F)<<21+VBANK<<13+EVA<<10 (默认)

1: (\$4100&0x0F)<<21+((\$201A&0x80) | (VBANK&0x7F))<<13+EVA<<10

2: (\$4100&0x0F)<<21+((\$201A&0xC0) | (VBANK&0x3F))<<13+EVA<<10

4: (\$4100&0x0F)<<21+((\$201A&0xE0) | (VBANK&0x1F))<<13+EVA<<10

5: (\$4100&0x0F)<<21+((\$201A&0xF0) | (VBANK&0x0F))<<13+EVA<<10

6: (\$4100&0x0F)<<21+((\$201A&0xF8) | (VBANK&0x07))<<13+EVA<<10

- 当\$4105&0x80 不为 0 时\$0000-\$0FFF 与\$1000-\$1FFF 互换
- EVA 表

	EVA2	EVA1	EVA0
背景显示扩展视频地址模式, \$2011&0x02=1	HV	BG4	BG3
背景显示扩展视频地址模式, \$2011&0x02=0	BKPAGE	BG4	BG3
卡通显示扩展视频地址模式	SPEVA2	SPEVA1	SPEVA0
读/写扩展视频地址模式	VRWB2	VRWB1	VRWB0

外部的影像存储器储存体映射(Video Memory Bank Mapping)

Minimum Video bank 1K bytes

VA24-21 <- \$4100(D3-0)

VA17-10 <- \$2012-\$2017(D7-0), \$201A(D7-0)

EVA12-10 <- \$2018(D2-0)

VA20-10 <- \$2018(D6-4)

Video Address	4 colors	Extension	Video BANK0	Video BANK0
0000-000F	Character 0	EVA12-10=0	VA17-10=0	VA17-10=0
0010-001F	Character 1	If Extension	If Extension	If Extension
0020-003F	Character 2,3	Mode active	Mode not active	Mode active
....	Character ..			
03E0-03FF	Character 63			
0400-07FF	64 Characters	EVA12-10=1	VA17-10=1	
....	.. Character		
1C00-1FFF	64 Characters	EVA12-10=7	VA17-10=7	
2000-3FFF	512 Characters		VA17-10=8-F	VA17-10=1
4000-5FFF	512 Characters		VA17-10=10-17	VA17-10=2
....	.. Character		
3E000-3FFFF	512 Characters		VA17-10=F8-FF	VA17-10=1F
40000-7FFFF	16K Character			VA17-10=20-3F
80000-BFFFF	16K Character			VA17-10=40-5F
C0000-FFFFF	16K Character			VA17-10=60-7F
100000-13FFFFF	16K Character			VA17-10=80-9F
140000-17FFFFF	16K Character			VA17-10=A0-BF
180000-1BFFFFF	16K Character			VA17-10=C0-DF
1C0000-1FFFFF	16K Character			VA17-10=E0-FF

Video Address	Bank1 no extension	Bank2
00000-3FFFF	VA20-18=0	VA24-21=0
40000-7FFFF	VA20-18=1	
....		
1C0000-1FFFFF	VA20-18=7	
200000-3FFFFF	VA20-18=0-7	VA24-21=1
400000-5FFFFF	VA20-18=0-7	VA24-21=2
600000-7FFFFF	VA20-18=0-7	VA24-21=3
....		
1E00000-1FFFFFF	VA20-18=0-7	VA24-21=F

于单一总线汇流排模式下影像的存储器的映射(Address the Video memory under One Bus Mode)

在不同的背景(Background)和卡通块(Sprite)设定下, VT02 提供不同功能的解码器去应对影像的存储器(Video memory). 有两种形式的设定, 如 Table A2 的描述. 程序设计人员可以设定背景(Background)和卡通块(Sprite)为不同形式. 图像单元会自动的改变解码器功能到相关的模式设定来存取背景字符(Background character)或卡通块字符(Sprite character).
 当于单一总线汇流排模式下存取影像的存储器数据, 地址线脚位 OA[24:0] 可以如 Table A3 来声明, 在那一点上 VA[24:0],

EVA[12:10] 可以被不同的寄存器来指定. VA[9:0] 是由 AD[9:0] 来指派,它必须经由寄存器的 2006H 接口来指定. 于不同的影像的储存体 0(Video Bank 0) 选择器下, VA[17:10] 被指定如 Table A4 所描述. VA[20:18] 经由寄存器的 2018H(D[6:4])接口来指定给影像的储存体 1(Video Bank 1). VA[24:21] 经由寄存器的 4100H (D[3:0]) 接口来指定给影像的储存体 2(Video Bank 2). EVA[12:10] 被指定如 Table A5 所描述.

Type of background or sprite char.	
Type1	Extension video address disable and 4 colors per pixel.
Type2	Extension video address enable and 4 colors per pixel.

Table A2. Different types of background or sprite characters.

	Address output	Type of background or sprite char.	
		Type1	Type2
	OA24	VA24	VA24
VA[24:21] : Video Bank 2	OA23	VA23	VA23
	OA22	VA22	VA22
	OA21	VA21	VA21
VA[20:18] : Video Bank 1	OA20	VA20	VA17
	OA19	VA19	VA16
	OA18	VA18	VA15
	OA17	VA17	VA14
	OA16	VA16	VA13
	OA15	VA15	VA12
VA[17:10] : Video Bank 0	OA14	VA14	VA11
	OA13	VA13	VA10
	OA12	VA12	EVA12
	OA11	VA11	EVA11
	OA10	VA10	EVA10
	OA9	VA9	VA9
	OA8	VA8	VA8
	OA7	VA7	VA7
	OA6	VA6	VA6
	OA5	VA5	VA5
	OA4	VA4	VA4
	OA3	VA3	VA3
	OA2	VA2	VA2
	OA1	VA1	VA1
	OA0	VA0	VA0

Table A3. Specify OA[24:0] under different types of background or sprite characters.

VB0S[2:0] (201AH)	VA[17:10]							
	VA17	VA16	VA15	VA14	VA13	VA12	VA11	VA10
000	TVA17	TVA16	TVA15	TVA14	TVA13	TVA12	TVA11	TVA10
001	RV67	TVA16	TVA15	TVA14	TVA13	TVA12	TVA11	TVA10
010	RV67	RV66	TVA15	TVA14	TVA13	TVA12	TVA11	TVA10
100	RV67	RV66	RV65	TVA14	TVA13	TVA12	TVA11	TVA10
101	RV67	RV66	RV65	RV64	TVA13	TVA12	TVA11	TVA10
110	RV67	RV66	RV65	RV64	RV63	TVA12	TVA11	TVA10

Table A4. Specify VA[17:10] under different mode of Video Bank 0 Selector (VB0S).

NOTE: TVA[17:10] are specified as described in Table vvv05. RV[67:63] are specified through 201AH (D17:31).

	EVA12	EVA11	EVA10
BKEXTEN=1 & EVAS12=1 & Background Display Area	HV (4106H)	BG4	BG3
BKEXTEN=1 & EVAS12=0 & Background Display Area	BKPAGE (2018H)	BG4	BG3
SPEXTEN=1 & Horizontal Synchronized Read Character Area	SPEVA2	SPEVA1	SPEVA0
CPU RW MODE in Vertical Synchronized Area or not Display	VRWB2	VRWB1	VRWB0

Table A5. EVA[12:10]

COMR7 (4105H,D7)	AD[12:10] (2006H)	TVA17	TVA16	TVA15	TVA14	TVA13	TVA12	TVA11	TVA10
0H or 1H or CH or DH		RV47	RV46	RV45	RV44	RV43	RV42	RV41	AD10
2H or 3H or EH or FH		RV57	RV56	RV55	RV54	RV53	RV52	RV51	AD10
4H or 8H		RV07	RV06	RV05	RV04	RV03	RV02	RV01	RV00
5H or 9H		RV17	RV16	RV15	RV14	RV13	RV12	RV11	RV10
6H or AH		RV27	RV26	RV25	RV24	RV23	RV22	RV21	RV20
7H or BH		RV37	RV36	RV35	RV34	RV33	RV32	RV31	RV30

Table A6. TVA[17:10].

NOTE: RV[17:10], RV[27:20], RV[37:30], RV[47:40], RV[57:50] are specified through 2012H~2017H.

单一总线汇流排模式下外部的程序存储体的映射(Program Memory Bank Mapping under One Bus Mode)

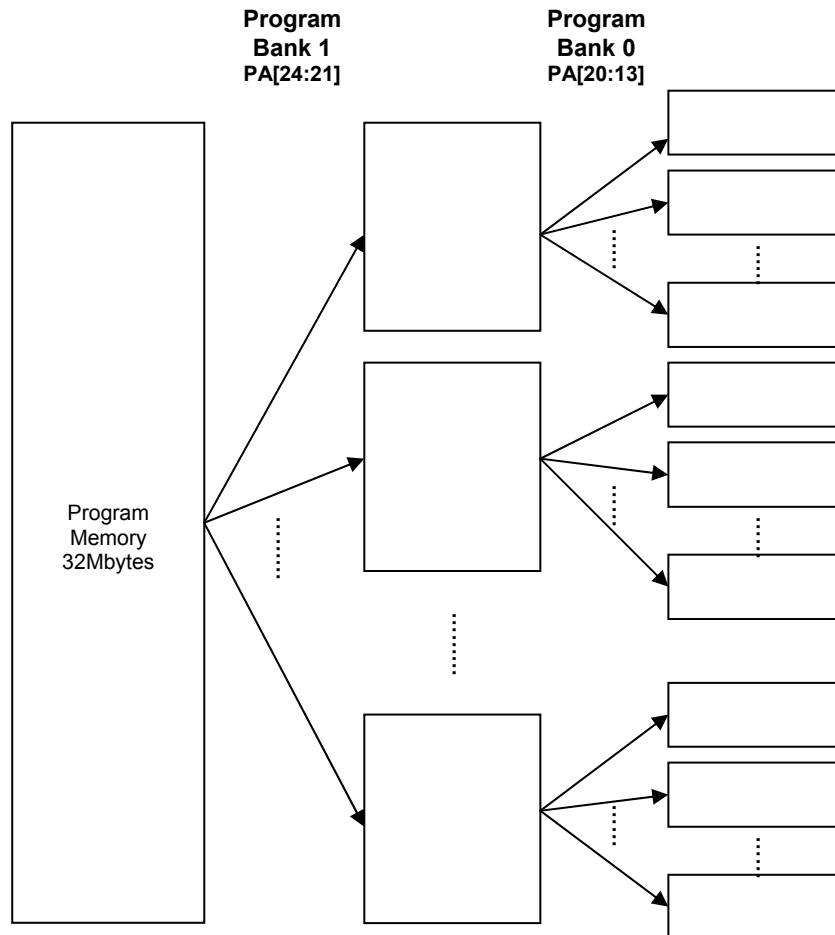
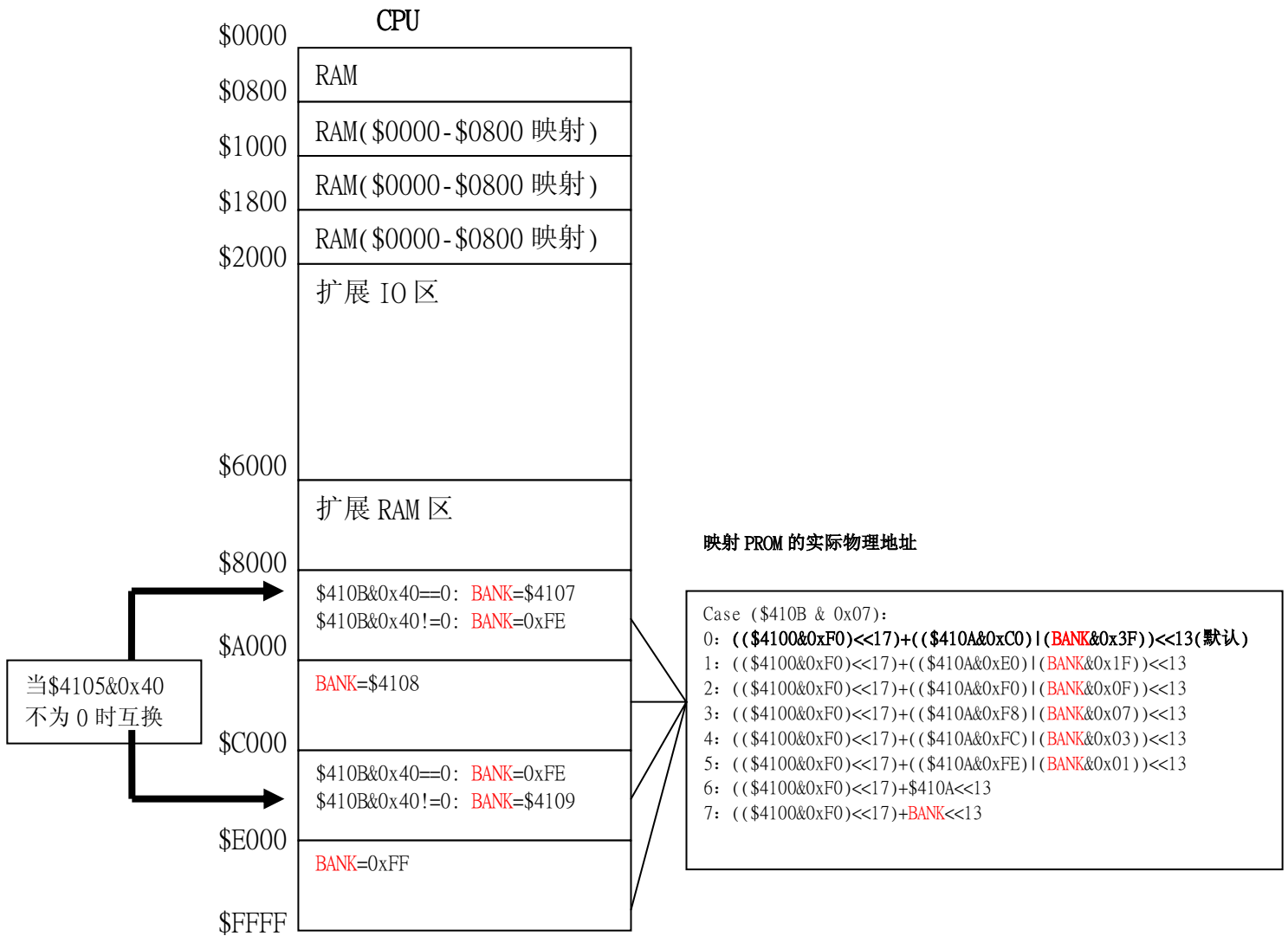


Figure B1. A 外部的程序存储器储存体映射概略图



外部的程序的存储器储存体映射(Program Memory Bank Mapping)

Minimum program bank 8K bytes

PS2-0 <- \$410B(D2-0)

PQ07-0 <- \$4107(D7-0)

PQ17-0 <- \$4108(D7-0)

PQ27-0 <- \$4109(D7-0)

PQ37-0 <- \$410A(D7-0)

PA24-21 <- \$4100(D7-4)

Program Address	Program Bank0 allocate 256 banks, 2M bytes			Program Bank1 16 Bank0 bank
	PS2-0=0	PS2-0=6	PS2-0=7	
0000-1FFF	PQ37-6=0	PQ37-0 select 256 banks	PQ27-0, PQ17-0, PQ07-0 select 256 banks	PA24-21=0
2000-3FFF	PQ25-0, PQ15-0,			
4000-5FFF	PQ05-0 select			
6000-7FFF	64 banks			
....				
7E000-7FFFF				
80000-81FFF	PQ37-6=1			
....				
FE000-FFFFF				
100000-101FFF	PQ37-6=2			
....				
17E000-17FFFF				
180000-181FFF	PQ37-6=3			
....				
1FE000-1FFFFF				
200000-201FFF	2M Bytes			
....				
3FE000-3FFFFF	2M Bytes			PA24-21=2
....				
5FE000-5FFFFF	2M Bytes			PA24-21=3
....				
7FE000-7FFFFF	2M Bytes			PA24-21=4-7
....				
800000-801FFF	8M Bytes			PA24-21=8-F
....				
FFE000-FFFFF	16M Bytes			PA24-21=8-F
....				
1FFE000-1FFFFFFF	16M Bytes			PA24-21=8-F

于单一总线汇流排模式下程序的存储体的映射(Address the Program memory under One Bus Mode)

VT02 的 CPU 是 6502. 以不同的 6502 对应模式, 程序设计人员可以存取程序的存储器. 在单一总线汇流排模式下, 解码器的功能可以经由几个寄存器的工作帮助程序设计人员去对应到外部的存储器最大到 32M Bytes. 当于单一总线汇流排模式下存取程序存储器,地址线脚位 OA[24:0] 可以如 Table B1 的描述来声明,在那里 PA[24:13] 被不同的寄存器来指定,而且当程序设计人员执行 LDA 或 STA 去 Program CPU6502, A[12:0] 是低的 12 bits

地址. PA[24:21] 经由寄存器的 4100H 接口来指定给程序储存体 1 (Program Bank 1). PS[2:0] 于不同的设定下, PA[20:13] 被指定给程序储存体 0 (Program Bank 0) 如 Table B2 所描述, 在那里 TPA[20:13] 被指定如 Table B3 所描, PQ[07:00], PQ[17:10], PQ[27:20] and PQ[37:30] 经由寄存器的 4107H 到 410AH 接口来指定.

Address output	Value
OA24	PA24
OA23	PA23
OA22	PA22
OA21	PA21
OA20	PA20
OA19	PA19
OA18	PA18
OA17	PA17
OA16	PA16
OA15	PA15
OA14	PA14
OA13	PA13
OA12	A12
OA11	A11
OA10	A10
OA9	A9
OA8	A8
OA7	A7
OA6	A6
OA5	A5
OA4	A4
OA3	A3
OA2	A2
OA1	A1
OA0	A0

Table B1. Specify OA[24:0] to address external program memory.

PS[2:0] (410BH)	PA20	PA19	PA18	PA17	PA16	PA15	PA14	PA13
000	PQ37	PQ36	TPA18	TPA17	TPA16	TPA15	TPA14	TPA13
001	PQ37	PQ36	PQ35	TPA17	TPA16	TPA15	TPA14	TPA13
010	PQ37	PQ36	PQ35	PQ34	TPA16	TPA15	TPA14	TPA13
011	PQ37	PQ36	PQ35	PQ34	PQ33	TPA15	TPA14	TPA13
100	PQ37	PQ36	PQ35	PQ34	PQ33	PQ32	TPA14	TPA13
101	PQ37	PQ36	PQ35	PQ34	PQ33	PQ32	PQ31	TPA13
110	PQ37	PQ36	PQ35	PQ34	PQ33	PQ32	PQ31	PQ30
111	TPA20	TPA19	TPA18	TPA17	TPA16	TPA15	TPA14	TPA13

Table B2. Specify PA[20:13] for Program Bank 1.

PQ2EN (410B)	COMR6 (4105H)	A[14:13] (CPU)	TPA20	TPA19	TPA18	TPA17	TPA16	TPA15	TPA14	TPA13
0		0H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
		1H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		2H	1	1	1	1	1	1	1	0
		3H	1	1	1	1	1	1	1	1
		4H	1	1	1	1	1	1	1	0
		5H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		6H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
	7H	1	1	1	1	1	1	1	1	
1		0H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
		1H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		2H	PQ27	PQ26	PQ25	PQ24	PQ23	PQ22	PQ21	PQ20
		3H	1	1	1	1	1	1	1	1
		4H	PQ27	PQ26	PQ25	PQ24	PQ23	PQ22	PQ21	PQ20
		5H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		6H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
	7H	1	1	1	1	1	1	1	1	

Table B3. Specify TPA[20:13]

背景图形块和内部的影像的动态随机存储器(Background patterns and Internal Video RAM)

在这个系统, 一页的显示分辨率为 256x240 点, 当显示背景页时它包含的显示分辨率为 32 列 x 30 行的背景图. 每一个背景图形块为 8x8 点阵.

背景图形块(Background patterns) 被储存在外部的影像的存储器. 内部的影像的动态随机存储器储存图形序号, 这些数据对应指到背景的图形块. 在一页画面上于影像的动态随机存储器内每一个 byte 对应指到一个相对应的位置. 于影像的动态随机存储器内一个 byte 指到外部图像存储体的一个背景图形块. 因此, 每幅画面需要 960 个图形块(32x30=960 bytes). 简单的图形描述如图 Figure B1.

它只需要 1K bytes 内的 960 bytes 来显示一页画面, 而后的 64 个 byte 是存放配色数据, 第三, 第四颜色地址位元(bit). VT02 组合四个邻接的图形块来共享这相同的第三, 第四颜色地址位元.

请参考 Figure B2 对于第三, 第四颜色地址位元有更详细的描述. 颜色的第一, 第二地址位元(bit)是储存在外部的影像存储器内. 一个点的颜色是由第五(4 色模式) 颜色地址位元所决定, 它指到 25X6 的动态随机存储器(SRAM). 这个动态随机存储器(SRAM) 储存色度和明亮度数据(chrominance and luminance), 它将由影像的输出端转换影像的信号输出. 颜色地址 bit 1,2 决定图案的内部颜色. 一个图形块可以有 3 种不同的描述颜色, bit 1,2 = (0,0) 是透明的点阵. 颜色位址 bit3,4 可以改变全图形块的颜色, 有四组的颜色选择. 颜色地址 bit5 决定卡通块的颜色或背景的颜色, bit 5 = 1 给卡通块 而 bit5 = 0 给背景.

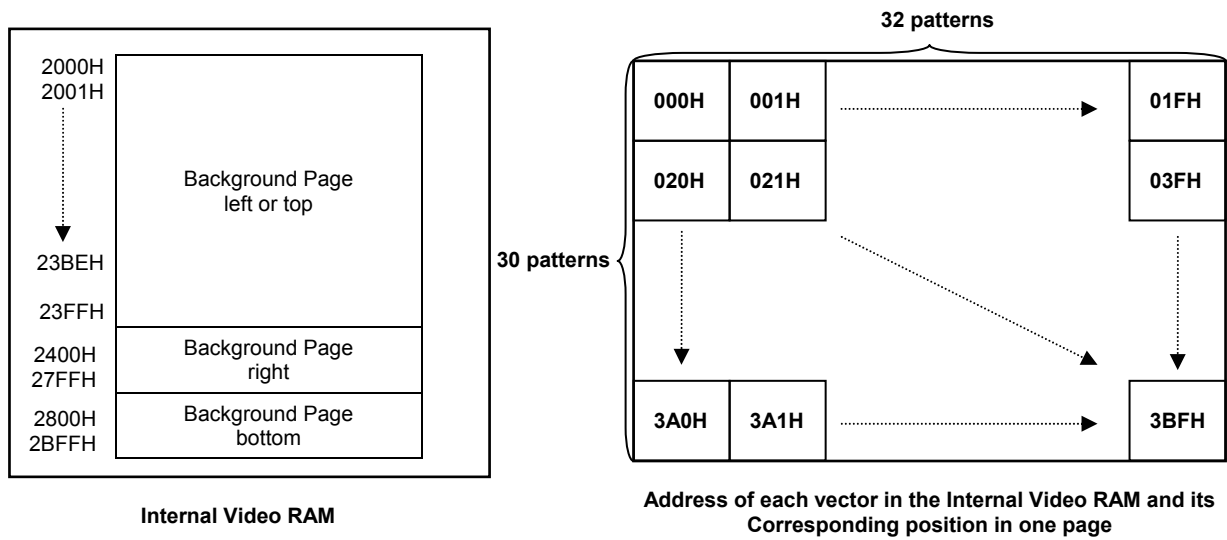


Figure B1. Mappings between Screen and Internal Video RAM

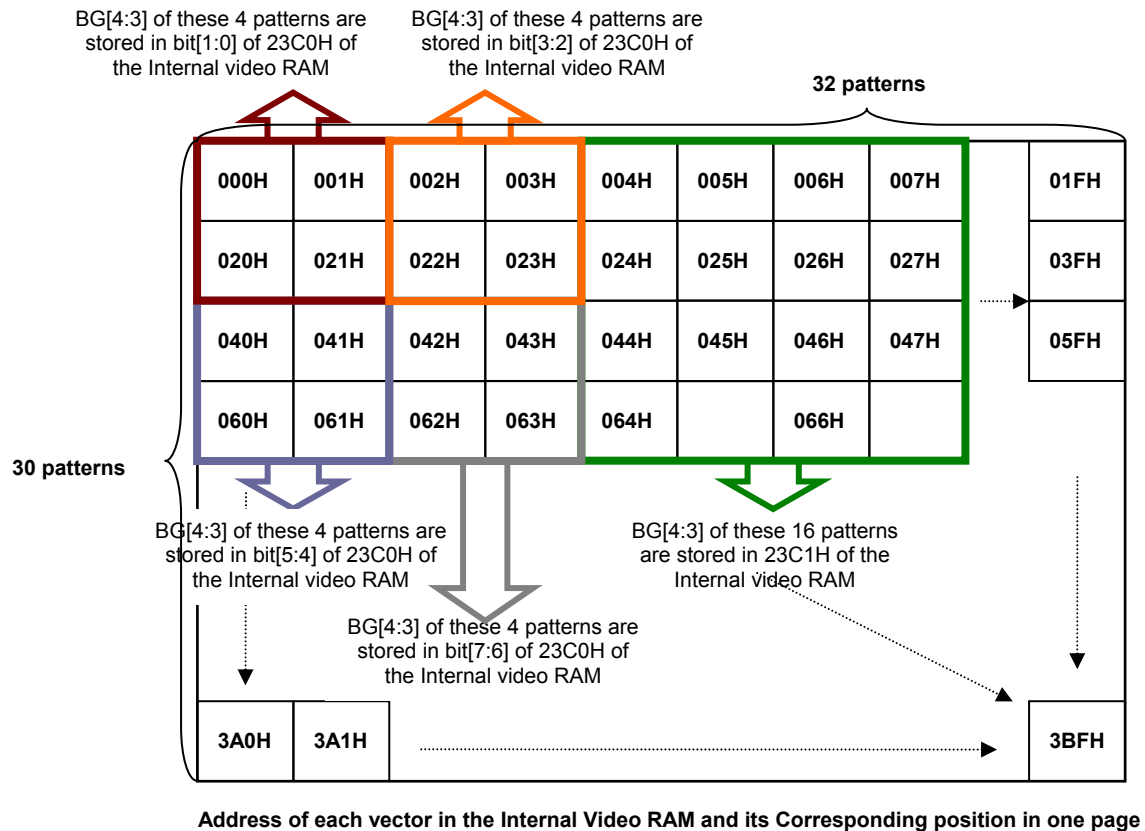


Figure B2. Four adjacent patterns to share the same 3rd, 4th color address

两页背景显示(Two page for Background display)

2K byte 的 RAM 可以分割成 2 页给移动屏幕的效果. 屏幕可以用水平方向动的或垂直方向动的方式来卷动,此点取决于每个游戏卡, 在水平方向动的转轴中, 图像(Video)的 AD10 和 2K RAM 的 A10 将被连结在游戏卡中. 在垂直方向动的转轴中, 图像(Video)的 AD11 和 2K RAM 的 A10 将被连结在游戏卡中.

除了硬体的连结之外, 程序设计人员也必须经由寄存器的

4106H(D0) 接口的设定来决定水平方向动的卷动还是垂直方向动的卷动. 当水平方向动的卷动时, 左边的那一页是储存于 2000H 到 23BEH 且右页是储存于 2400H 到 27FFH. 当垂直方向动的卷动时, 上页是储存于 2000H 到 23FFH 且下页是储存于 2800H 到 2BFFH. 请参考 Figure B1.

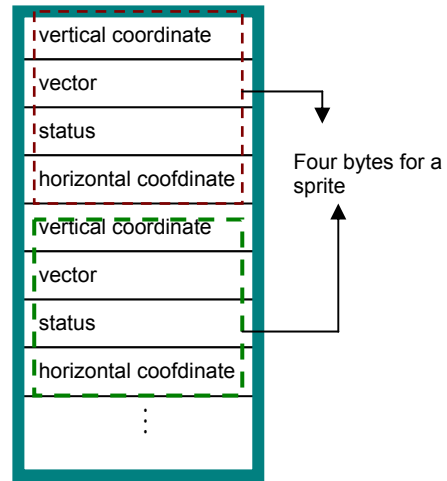
卡通块属性工作区(Sprite Pool)

在一个屏幕中所有的卡通块(Sprite)储存于卡通块属性工作区(Sprite pool), 共有 256 bytes 是储存卡通块(sprite)数据. 程序设计人员可以经由寄存器 2003H 和 2004H 或 4014H,4034H 的 DMA 功能将数据写到 Sprite pool 内. 程式设计者可以在一个屏幕上具体指定 64 个卡通块(sprite), 而且在一列不能超过 8 个卡通块(sprite). 于 Sprite pool 内, 每一个卡通块(Sprite)需要四个 Byte(字节)来描述. 依照这样的指令来储存每一个卡通块(Sprite), 他们是卡通块(sprite)的垂直座标, 8bit 地址标志, 卡通块(sprite)的水平座标, 以及状态比如旋转度, 颜色组. 8bit 地址标志是卡通块(sprite)指到外部图像存储器(VROM)的地址, 就像背景的标志储存于内部的影像的动态随机存储器(VRAM).

卡通块(Sprite)状态:

- D7 = 1 ---> 反映(Mirror)在 X 轴 D7 = 0 ---> 常态
- D6 = 1 ---> 反映(Mirror)在 Y 轴 D6 = 0 ---> 常态
- D5 = 1 ---> 背景覆盖卡通块 D5 = 0 ---> 卡通块覆盖背景
- D4 ---> 卡通块扩充向量地址的 bit 2, SPEVA2.
- D3 ---> 卡通块扩充向量地址的 bit 1, SPEVA1.
- D2 ---> 卡通块扩充向量地址的 bit 0, SPEVA0.
- D1 ---> 卡通块的颜色组之 bit4.(SP4)
- D0 ---> 卡通块的颜色组之 bit3.(SP3)

SP[4:3]的功能就像背景颜色地址 bit BG[4:3].



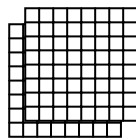
The Sprite Pool

卡通块的颜色和大小

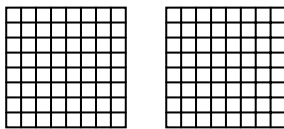
程序设计人员可以经由 2000H,2001H 和 2010H 来选择卡通块(Sprite)的颜色跟大小模式. 您有下面几种模式可选择:

- Size 8x16 in 4 color mode
- Size 8x8 in 4 color mode

于 4 色模式下一点需要 2 bits. 以 8x8 点阵 4 色为例. 一个卡通块图形成于外部 VRAM 安排如下面的图示.

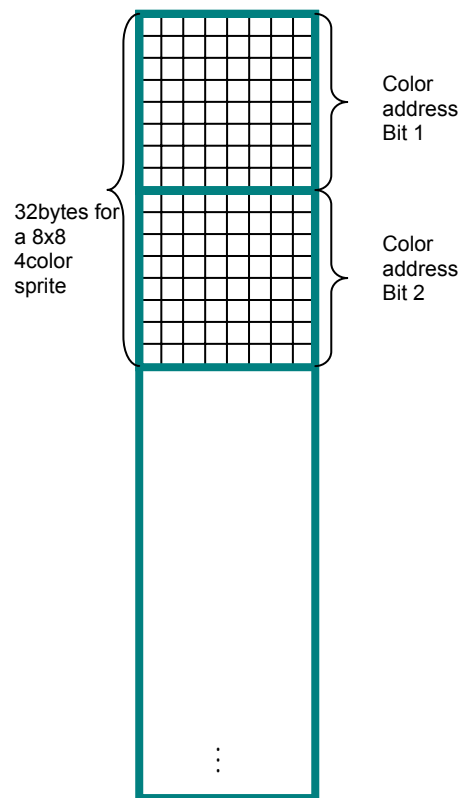


Sprite 8x8 in 4 color mode



Sprite 8x16 in 4 color mode

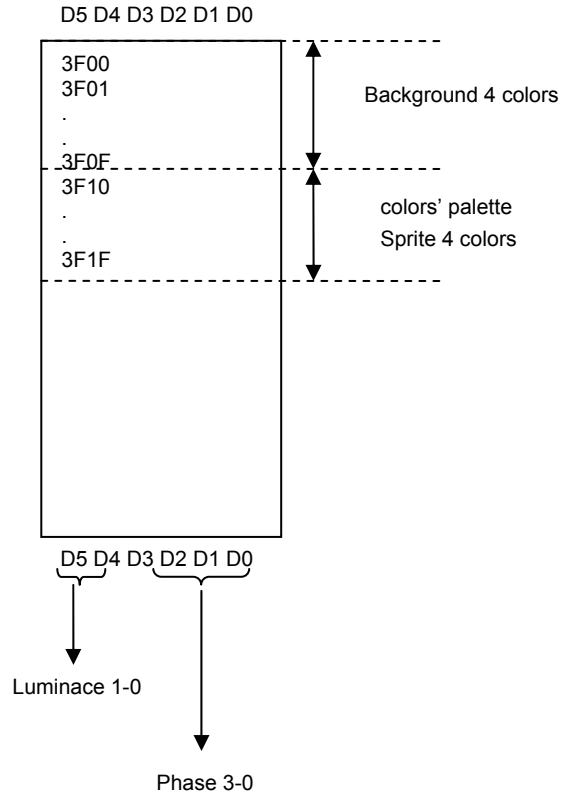
- Bit 5 → 背景或卡通块选择器
- Bit 4 → 卡通块的颜色组的位 4
- Bit 3 → 卡通块的颜色组的位 3



Somewhere in the external video memory

调色板

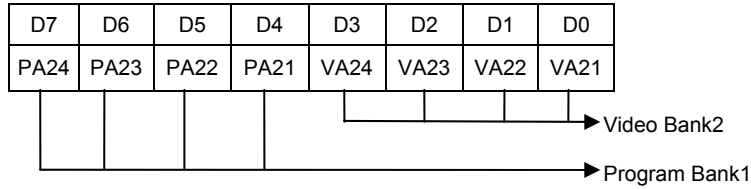
地址为 3F00-3F1F or 3F00-3FFF, 程式撰写者可以为调色板制定计画. 可以是 6bits, D5-D0 用来详细指定颜色.



寄存器接口的描述(Register Description)

程序单元的地址接口 W: 写 R: 读

4100H W 程序的空间储存体 1, 影像的空间储存体 2 (Program Bank1, Video Bank2)



4101H W 时间定时器中段预置时间

TSYNEN	D7	D6	D5	D4	D3	D2	D1	D0
0	The number of AD12 switching high low							
1	The number of HSYNC switching high low							

4102H W 放置#4101 的数据到定时器并开始计数

D7	D6	D5	D4	D3	D2	D1	D0
Any value							

于此寄存器写入任何数据会让定时器开始计数.

4103H W 取消计时器的中断

D7	D6	D5	D4	D3	D2	D1	D0
Any value							

写任何数据于此寄存器将取消计时器的中断.

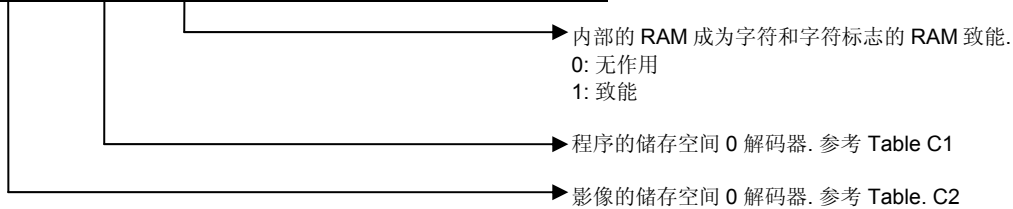
4104H W 启动计时的中断

D7	D6	D5	D4	D3	D2	D1	D0
Any value							

写任何数据于此寄存器将启动计时的中断.

4105H W V Bank0 decode type, P Bank0 decode type, Inter Char VRAM

D7	D6	D5	D4	D3	D2	D1	D0
COMR7	COMR6	IVRCH	UNUSED				



PQ2EN (410BH)	COMR6	A[14:13] (CPU)	TPA20	TPA19	TPA18	TPA17	TPA16	TPA15	TPA14	TPA13
0		0H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
		1H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		2H	1	1	1	1	1	1	1	0
		3H	1	1	1	1	1	1	1	1
		4H	1	1	1	1	1	1	1	0
		5H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		6H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
1		0H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
		1H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		2H	PQ27	PQ26	PQ25	PQ24	PQ23	PQ22	PQ21	PQ20
		3H	1	1	1	1	1	1	1	1
		4H	PQ27	PQ26	PQ25	PQ24	PQ23	PQ22	PQ21	PQ20
		5H	PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10
		6H	PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00
	7H	1	1	1	1	1	1	1	1	

Table C1

COMR7	AD[12:10]	TVA17	TVA16	TVA15	TVA14	TVA13	TVA12	TVA11	TVA10
0H or 1H or CH or DH		RV47	RV46	RV45	RV44	RV43	RV42	RV41	AD10
2H or 3H or EH or FH		RV57	RV56	RV55	RV54	RV53	RV52	RV51	AD10
4H or 8H		RV07	RV06	RV05	RV04	RV03	RV02	RV01	RV00
5H or 9H		RV17	RV16	RV15	RV14	RV13	RV12	RV11	RV10
6H or AH		RV27	RV26	RV25	RV24	RV23	RV22	RV21	RV20
7H or BH		RV37	RV36	RV35	RV34	RV33	RV32	RV31	RV30

Table C2

4106H W 水平方向动的卷动或垂直方向动的卷动的选择器.

D7	D6	D5	D4	D3	D2	D1	D0
UNUSED							HV

水平方向动的卷动或垂直方向动的卷动的选择器.
0: 水平方向动的,
1: 垂直方向动的.

4107H W 程序的储存空间 0 寄存器 0 (Program Bank0 register0)

D7	D6	D5	D4	D3	D2	D1	D0
PQ07	PQ06	PQ05	PQ04	PQ03	PQ02	PQ01	PQ00

4108H W 程序的储存空间 0 寄存器 1 (Program Bank0 register1)

D7	D6	D5	D4	D3	D2	D1	D0
PQ17	PQ16	PQ15	PQ14	PQ13	PQ12	PQ11	PQ10

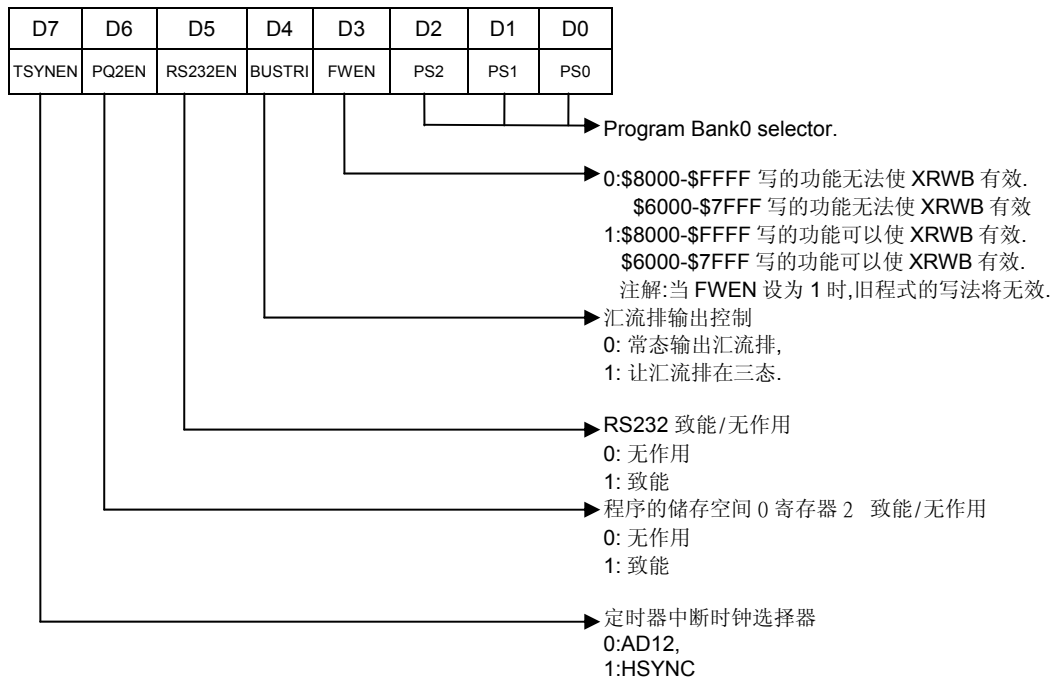
4109H W 程序的储存空间 0 寄存器 2 (Program Bank0 register2)

D7	D6	D5	D4	D3	D2	D1	D0
PQ27	PQ26	PQ25	PQ24	PQ23	PQ22	PQ21	PQ20

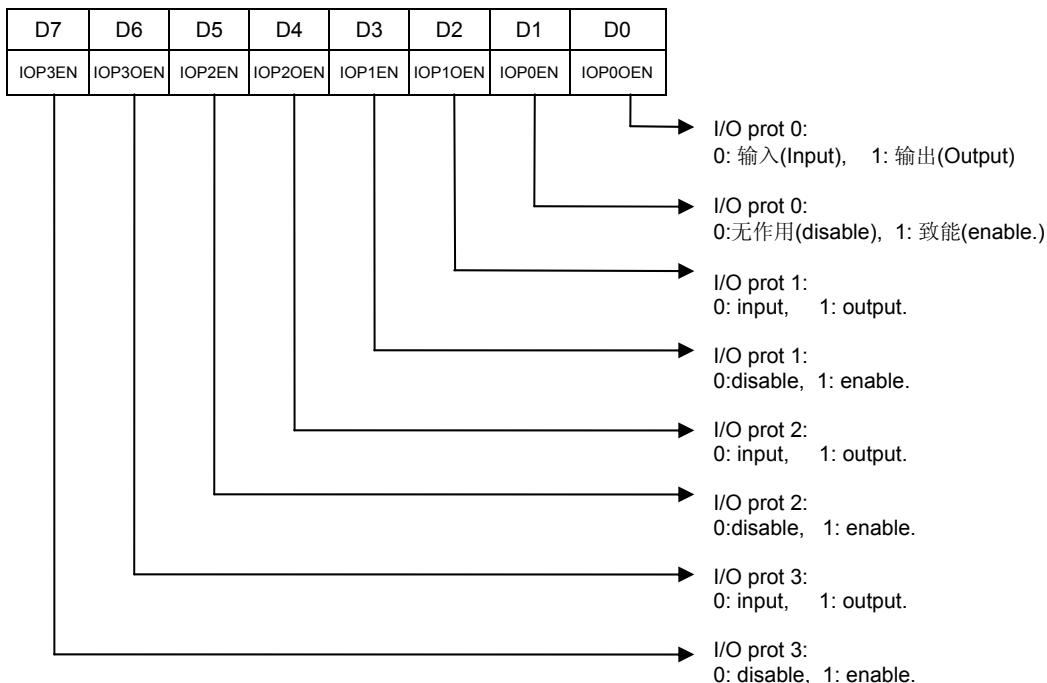
410AH W 程序的储存空间 0 寄存器 3 (Program Bank0 register3)

D7	D6	D5	D4	D3	D2	D1	D0
PQ37	PQ36	PQ35	PQ34	PQ33	PQ32	PQ31	PQ30

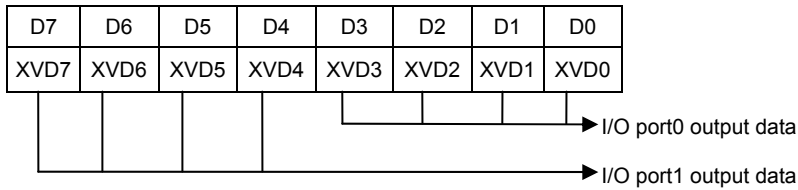
410BH W 定时器中断时钟选择器, 程序的储存空间 0 寄存器 2 (Program Bank0 register2) 致能/ 无作用, RS232 致能/ 无作用, 汇流排输出控制 常态/三态, 程序储存空间 0(Program Bank0)选择器



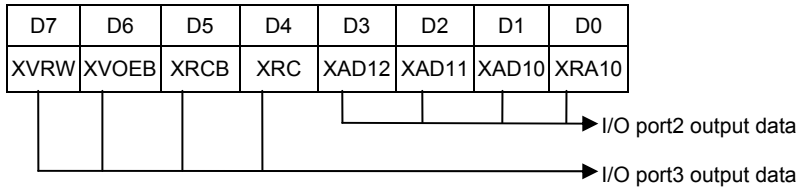
410DH W I/O 接口控制(I/O port control)



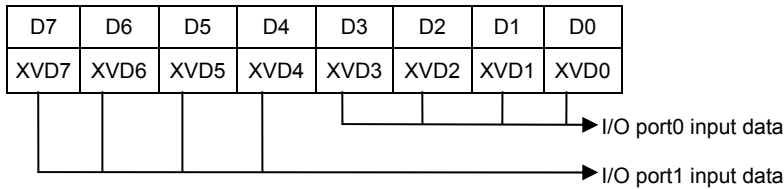
410EH W I/O 接口 0,1 ,输出数据(I/O port 0, 1 output data)



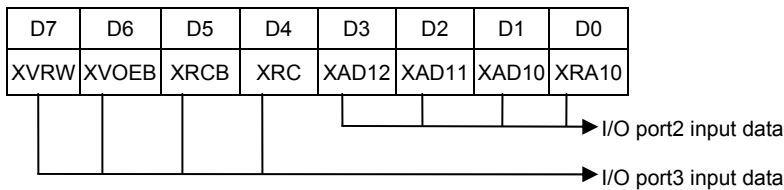
410FH W I/O 接口 2,3 ,输出数据(I/O port 2, 3 output data)



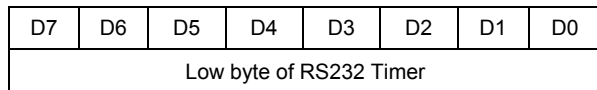
410EH R I/O 接口 0,1 ,输入数据(I/O port 0, 1 input data)



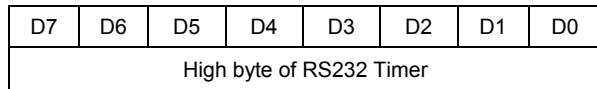
410FH R I/O 接口 2,3 ,输入数据(I/O port 2, 3 input data)



4114H W 低位元组的 RS232 定时器(Low byte of RS232 Timer)

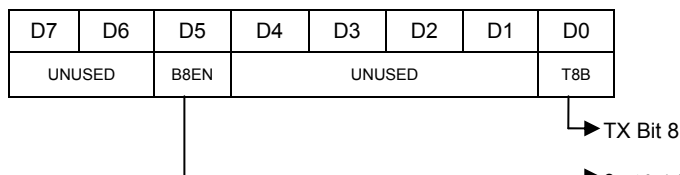


4115H W 高位元组的 RS232 定时器(High byte of RS232 Timer)



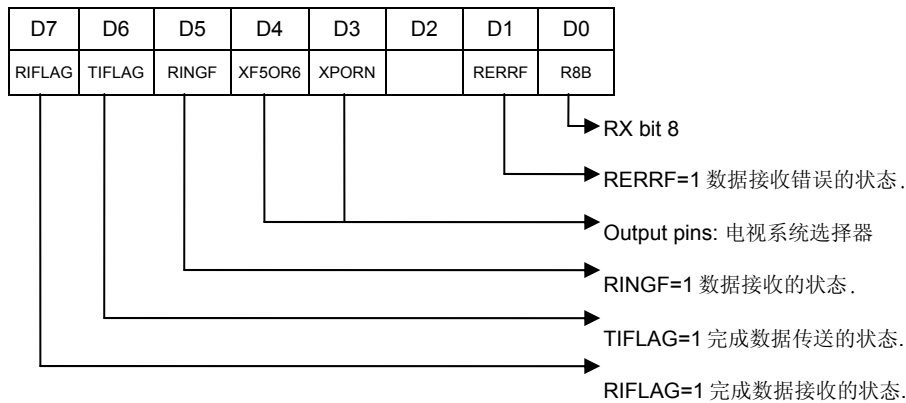
在 PAL 系统, CK21M(晶体振荡器产生频率)是 26.601712MHz, 在 NTSC 是 21.47727MHz. RS232T = #4115, #4114 的数据, 每秒的电码数比率将是 CK21M/((RS232T+2)*2). 例如, 在 PAL 系统, 每秒的电码数比率为 9600, RS232T=0567.

4119H W RS232 寄存器

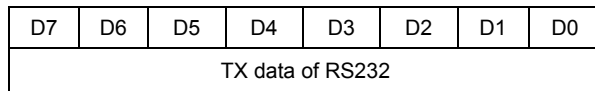


0: 10 bits 模式包括开始, 结束 bit 和 bit7-0 的数据.
1: 11 bits 模式包括开始, 结束 bit, bit8 和 bit7-0 的数据

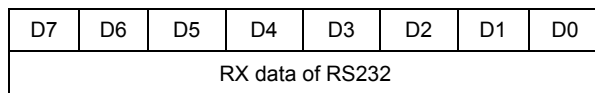
4119H R RS232 Flags



411AH W TX data of RS232

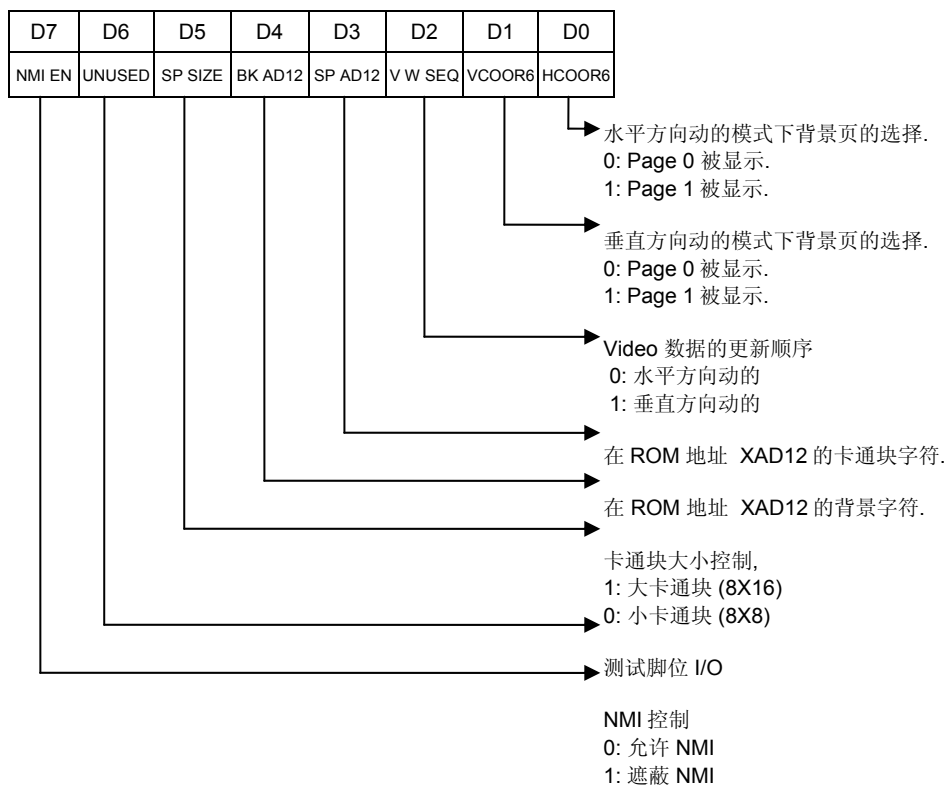


411BH R RX data of RS232

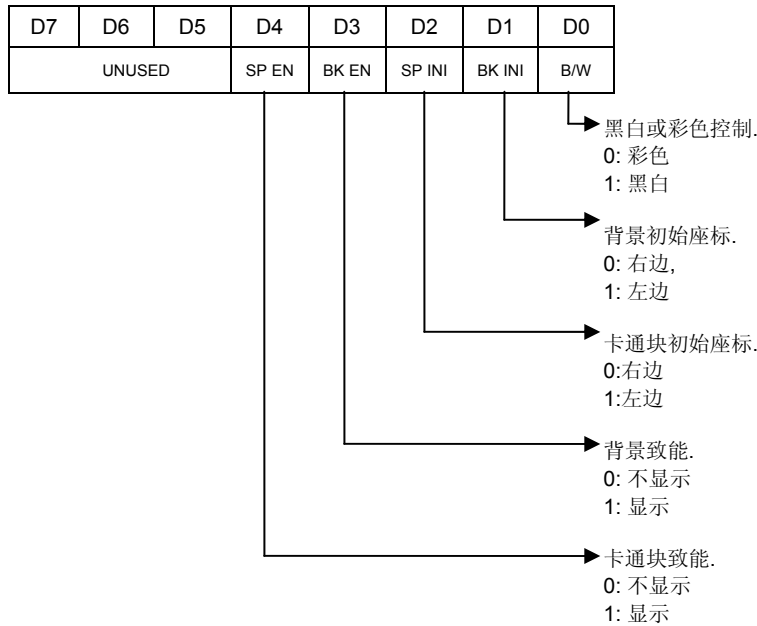


图像的单元地址接口(Address port of Graphic unit) W: 写,R: 读

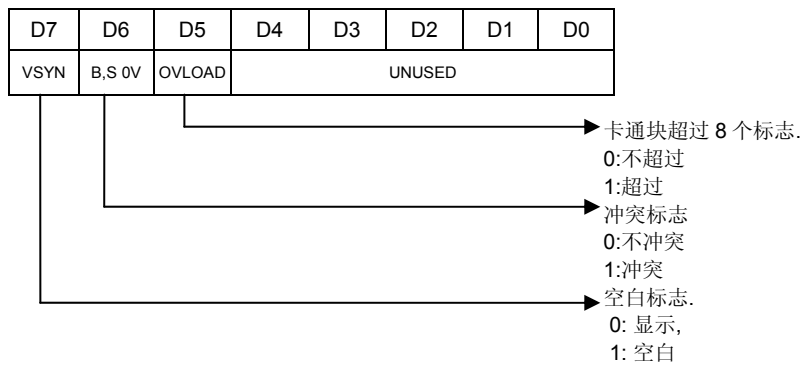
2000H W NMI, 卡通块大小, 背景/卡通块 AD12, Video 数据的更新顺序, 垂直方向动的/水平方向动的背景页



2001H W 卡通块,背景 致能/无作用,卡通块/背景 的初始座标,黑白或彩色控制



2002H R 空白标志,冲突标志,卡通块 Over 标志.



读寄存器 2002H 也会将存取寄存器 2005H,2006H 的命令顺序重新设置,不会影响与寄存器 2005H, 2006H 的连结. 一个简单的例子描述于寄存器 2006H 之后.

2003H W 卡通块属性工作区(Sprite pool)计数器的初始数据(地址)

D7	D6	D5	D4	D3	D2	D1	D0
定义卡通工作页面首地址的低位(A0-A7)							

以此寄存器设置卡通块属性工作区的计数器的初始数据.

2004H W Data of the sprite pool

D7	D6	D5	D4	D3	D2	D1	D0
写数据到卡通属性工作区							

写数据到卡通属性工作区并增加卡通块计数器

2005H W 显示窗口的 X 座标/Y 座标的设定 (两个字节来设置).

D7	D6	D5	D4	D3	D2	D1	D0
显示窗口的 X 座标/Y 座标的设定							

设定起始映射于 RAM 内的显示窗口的 X 座标/Y 座标(两个字节来设定). 第一次写寄存器 2005H 设定显示窗口的 X 座标,第二次写寄存器 2005H 设定显示窗口的 Y 座标. 在写此寄存器前读取寄存器 2002H 可以将命令顺序重新设置. (在读取寄存器 2002H 之后, 第一次写寄存器 2005H 设定显示窗口的 X 座标,第二次写寄存器 2005H 设定显示窗口的 Y 座标.)

2006H W PPU 地址寄存器 (两个字节来设置)

D7	D6	D5	D4	D3	D2	D1	D0
AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
Second byte							
D7	D6	D5	D4	D3	D2	D1	D0
		XRC	AD12	AD11	AD10	AD9	AD8
First byte							

设定 VRAM 或 VROM 的起始地址需要两个字节. PPU 地址寄存器按高位,低位的顺序写两次. 在每次读/写寄存器 2007H 后此起始地址会自动的加 1. 在写此寄存器前读取寄存器 2002H 可以将命令顺序重新设置. 在读取寄存器 2002H 之后, 第一次写高位,第二次写低位. 一个简单的例子描述于寄存器 2007H 之后.

2007H R/W 从 CPU 到 VRAM 或 VROM 读/写数据

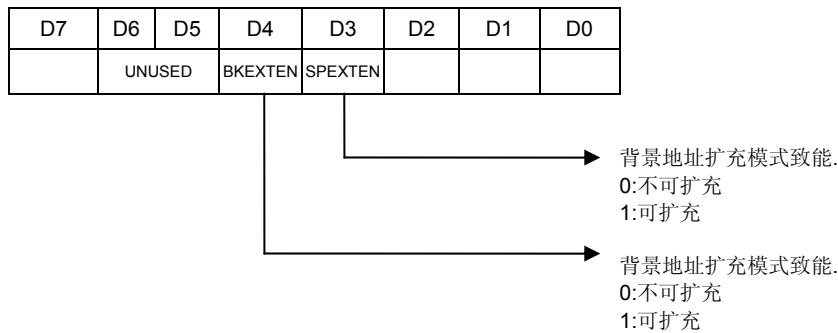
D7	D6	D5	D4	D3	D2	D1	D0
Data read from/written to the Video RAM or ROM							

存取 VRAM 或 VROM 的数据:首先需要填写资料到寄存器 2006H 再从寄存器 2007H 读/写.备注: 当读取数据的时候, 寄存器 2007H 的第一笔数据是未知的. 下一个读取将取得被寄存器 2006H 所指到的前一个数据.

例子: 在寄存器 2010H 和 2011H 从 VRAM 或 VROM 读取数据.

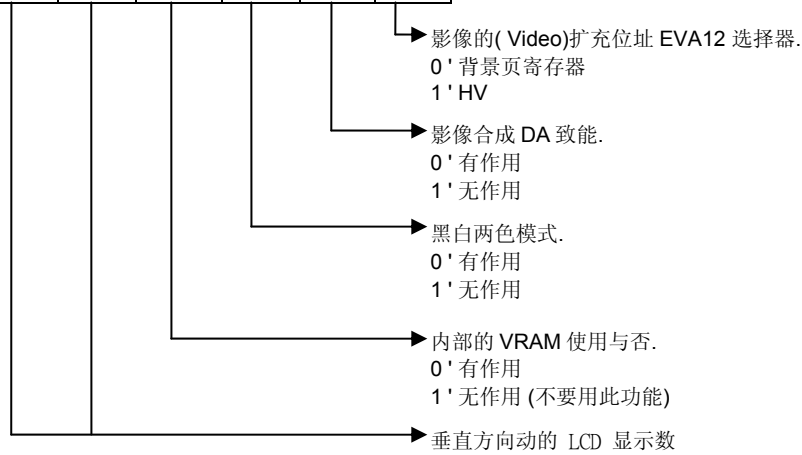
```
LDA $2002 ;将命令顺序重新设置
LDA #20
STA $2006 ;写高位地址
LDA #10
STA $2006 ;写低位地址
LDA $2007 ;第一个字节会被忽略
LDA $2007 ;data of $2010
LDA $2007 ;data of $2011
```

2010H W 背景/卡通 地址扩充模式致能.



2011H W 垂直方向的 LCD 显示数, 黑白两色模式, 影像合成 DA 致能, 影像(的 Video)扩充位址 EVA12 选择器, 使用内部的 VRAM 与否.

D7	D6	D5	D4	D3	D2	D1	D0
UNUSED	VLS1	VLS0	EVDRAMEN	PIX2EN	VDAEN	EVA12S	



VLS1	VLS0	功能
0	0	显示 240 条线.
0	1	显示 160 条线.
1	0	显示 120 条线.
1	1	显示 80 条线.

2012H W 影像的储存空间 0 寄存器 0 (Video Bank0 register0)

D7	D6	D5	D4	D3	D2	D1	D0
RV07	RV06	RV05	RV04	RV03	RV02	RV01	RV00

2013H W 影像的储存空间 0 寄存器 1 (Video Bank0 register1)

D7	D6	D5	D4	D3	D2	D1	D0
RV17	RV16	RV15	RV14	RV13	RV12	RV11	RV10

2014H W 影像的储存空间 0 寄存器 2 (Video Bank0 register2)

D7	D6	D5	D4	D3	D2	D1	D0
RV27	RV26	RV25	RV24	RV23	RV22	RV21	RV20

2015H W 影像的储存空间 0 寄存器 3 (Video Bank0 register3)

D7	D6	D5	D4	D3	D2	D1	D0
RV37	RV36	RV35	RV34	RV33	RV32	RV31	RV30

2016H W 影像的储存空间 0 寄存器 4 (Video Bank0 register4)

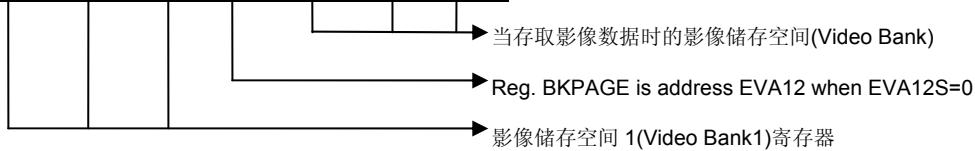
D7	D6	D5	D4	D3	D2	D1	D0
RV47	RV46	RV45	RV44	RV43	RV42	RV41	RV40

2017H W 影像的储存空间 0 寄存器 5 (Video Bank0 register5)

D7	D6	D5	D4	D3	D2	D1	D0
RV57	RV56	RV55	RV54	RV53	RV52	RV51	RV50

2018H W 影像的储存空间 1 寄存器(Video Bank1 register), 背景寄存器, 影像的 RW 储存空间

D7	D6	D5	D4	D3	D2	D1	D0
UNUSED	VA20	VA19	VA18	BKPAGE	VRWB2	VRWB1	VRWB0



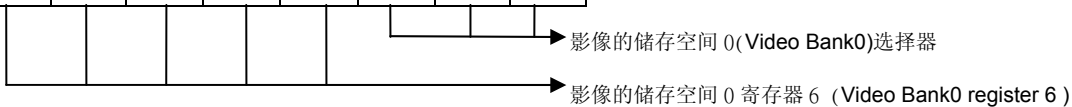
2019H W 枪接口的复位信号.

D7	D6	D5	D4	D3	D2	D1	D0
Any value							

写任何数据到此寄存器将清除枪接口 1,2 的 X, Y 座标.

201AH W 影像的储存空间 0 寄存器 6 (Video Bank0 register6), 影像的储存空间 0 (Video Bank0)选择器

D7	D6	D5	D4	D3	D2	D1	D0
RV67	RV66	RV65	RV64	RV63	VB0S2	VB0S1	VB0S0



201CH R 枪接口 1 的 X 座标

D7	D6	D5	D4	D3	D2	D1	D0
X coordinate of Gun port 1							

取得枪接口 1 的 X 座标.

201DH R 枪接口 1 的 Y 座标

D7	D6	D5	D4	D3	D2	D1	D0
Y coordinate of Gun port 1							

取得枪接口 1 的 Y 座标.

201EH R 枪接口 2 的 X 座标

D7	D6	D5	D4	D3	D2	D1	D0
X coordinate of Gun port 2							

取得枪接口 2 的 X 座标.

201FH R 枪接口 2 的 Y 座标

D7	D6	D5	D4	D3	D2	D1	D0
Y coordinate of Gun port 2							

取得枪接口 2 的 Y 座标.

声音产生器

声音产生器 XOP1 寄存器地址

地址	R/W	通道	寄存器									备注
			ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0		
4000H	W	A	RHYTHM A	1DY2	1DY1	1SC	1IW	1WI3	1WI2	1WI1	1WI0	包络控制
4001H	W	A	RHYTHM A	1AT	1ST2	1ST1	1ST0	1SG	1AD2	1AD1	1AD0	音色,音量控制
4002H	W	A	RHYTHM A	1FT7	1FT6	1FT5	1FT4	1FT3	1FT2	1FT1	1FT0	音调细调控制
4003H	W	A	RHYTHM A	1SL4	1SL3	1SL2	1SL1	1SL0	1FTA	1FT9	1FT8	音调粗调 & 单一声音控制
4004H	W	B	RHYTHM B	2DY2	2DY1	2SC	2IW	2WI3	2WI2	2WI1	2WI0	包络控制
4005H	W	B	RHYTHM B	2AT	2ST2	2ST1	2ST0	2SG	2AD2	2AD1	2AD0	音色,音量控制
4006H	W	B	RHYTHM B	2FT7	2FT6	2FT5	2FT4	2FT3	2FT2	2FT1	2FT0	音调细调控制
4007H	W	B	RHYTHM B	2SL4	2SL3	2SL2	2SL1	2SL0	2FTA	2FT9	2FT8	音调粗调 & 单一声音控制
4008H	W	C	ENVELOP	3EN	3EL6	3EL5	3EL4	3EL3	3EL2	3EL1	3EL0	单一声音致能
400AH	W	C	ENVELOP	3FT7	3FT6	3FT5	3FT4	3FT3	3FT2	3FT1	3FT0	音调细调值
400BH	W	C	ENVELOP	3SL4	3SL3	3SL2	3SL1	3SL0	3FTA	3FT9	3FT8	音调粗调 & 单一声音控制
400CH	W	D	NOISE			4SC	4IW	4WI3	4WI2	4WI1	4WI0	包络控制
400EH	W	D	NOISE	4NS				4BF3	4BF2	4BF1	4BF0	发声音调频率控制
400FH	W	D	NOISE	4SL4	4SL3	4SL2	4SL1	4SL0				通道致能 & 单一声音控制
4010H	W	E	DWS DMA	DIRQ	DREP			SD3	SD2	SD1	SD0	振幅
4011H	W	E	DWS DMA		IA6	IA5	IA4	IA3	IA2	IA1	IA0	起始的振幅
4012H	W	E	DWS DMA	SA13	SA12	SA11	SA10	SA9	SA8	SA7	SA6	DWS 数据的开始地址
4013H	W	E	DWS DMA	DL11	DL10	DL9	DL8	DL7	DL6	DL5	DL4	DWS 数据的长度

声音产生器 XOP1 寄存器地址

地址	R/W	通道	寄存器									备注
			ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0		
4020H	W	A	RHYTHM A	1DY2	1DY1	1SC	1IW	1WI3	1WI2	1WI1	1WI0	包络控制
4021H	W	A	RHYTHM A	1AT	1ST2	1ST1	1ST0	1SG	1AD2	1AD1	1AD0	音色,音量控制
4022H	W	A	RHYTHM A	1FT7	1FT6	1FT5	1FT4	1FT3	1FT2	1FT1	1FT0	音调细调控制
4023H	W	A	RHYTHM A	1SL4	1SL3	1SL2	1SL1	1SL0	1FTA	1FT9	1FT8	音调粗调 & 单一声音控制
4024H	W	B	RHYTHM B	2DY2	2DY1	2SC	2IW	2WI3	2WI2	2WI1	2WI0	包络控制
4025H	W	B	RHYTHM B	2AT	2ST2	2ST1	2ST0	2SG	2AD2	2AD1	2AD0	音色,音量控制
4026H	W	B	RHYTHM B	2FT7	2FT6	2FT5	2FT4	2FT3	2FT2	2FT1	2FT0	音调细调控制
4027H	W	B	RHYTHM B	2SL4	2SL3	2SL2	2SL1	2SL0	2FTA	2FT9	2FT8	音调粗调 & 单一声音控制
4028H	W	C	ENVELOP	3EN	3EL6	3EL5	3EL4	3EL3	3EL2	3EL1	3EL0	单一声音致能
402AH	W	C	ENVELOP	3FT7	3FT6	3FT5	3FT4	3FT3	3FT2	3FT1	3FT0	音调细调值
402BH	W	C	ENVELOP	3SL4	3SL3	3SL2	3SL1	3SL0	3FTA	3FT9	3FT8	音调粗调 & 单一声音控制
402CH	W	D	NOISE			4SC	4IW	4WI3	4WI2	4WI1	4WI0	包络控制
402EH	W	D	NOISE	4NS				4BF3	4BF2	4BF1	4BF0	发声音调频率控制
402FH	W	D	NOISE	4SL4	4SL3	4SL2	4SL1	4SL0				通道致能 & 单一声音控制
4030H	W		DWS/PCM				DP	DA2	DA1	~A15	~A14	Dws/ PCM 选择器, DA 控制
4031H	W		PCM	PCM7	PCM6	PCM5	PCM4	PCM3	PCM2	PCM1	PCM0	写 PCM 数据

参数的描述:

xDY2, xDY1: 详细说明通道 1,2 方波的效率周期. 如下表.

xDY2	xDY1	Duty
0	0	1/8
1	0	1/4
0	1	1/2
1	1	3/4

xSC:

设置声音的输出方式为连续性的或是只有一次.

0: 单一的声音 (只有一次)

1: 连续性的

xIW:

包络形状的设定

0: 包络形状从 FH 到 0H 的斜率递减是由 xWI[3:0]来指定.

1: 包络形状保持于一个定值由 xWI[3:0]来指定.

xWI[3:0]:

当 xIW = 0, xWI[3:0] 指定包络形状从 FH 到 0H 的递减时间如 $4.16ms * (xWI[3:0])$.

当 xIW=1, xWI[3:0] 指定包络形状阶段如 全比率*(xWI3:0)/15d.

xAT:

声音效果的调音波段控制

0: 无作用

1: 致能; 当致能时, 通道的频率将很平滑的由设置值变化到最大的或最小的频率. 这个被使用给特殊的声效果,像机械关枪. 调音波段的调节率由 xSTx 来设置.

xST[2:0]:

设置调节时间. 调节时间就是每一个调节的频率变化时间, 也就是这个变化率是调节时间的反比例.

调节时间 = $8.33ms * (xST[2:0])$

xSG:

指明给变化比率方程式 2^m 前端的符号.

0: "+"

1: "-"

xAD[2:0]:

$m=xAD[2:0]$, 设置频率变化比率的参数.

When xSG=0, $F_{n+1}=F_n * (1+2^{-m})$.

When xSG=1, $F_{n+1}=F_n * (1-2^{-m})$.

F_{n+1} : 下一个频率

F_n : 现在的频率

xFT[A:0]:

频率= $111,860Hz / (xFTA:0)$, xFT[A:0] 的最小值是 08H.

xSL[4:0]:

单一声音的声音持续期间.(打拍子长度(Beat length)解码器输入)

xSL[4:0]		00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
Sound duration (ms)	BCLK2=120Hz	72	2024	152	8	312	24	632	40	1272	56	472	72	104	88	112	104
	BCLK2=100Hz	90	2530	190	10	390	30	790	50	1590	70	590	90	130	110	250	130
xSL[4:0]		10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
Sound duration (ms)	BCLK2=120Hz	88	120	184	136	376	152	760	168	1528	184	568	200	120	216	248	232
	BCLK2=100Hz	110	150	230	170	470	190	950	210	1910	230	710	250	150	270	310	290

BCLK2 是由 4017H 来设置.

3EN:

0: 致能 (Beat length 1)

1: 无作用

3EL[6:0]:

Beat length 1 =BLCK1*3EL[6:0]
经由 4017H BLCK1 可以设置 250Hz 或 200Hz.

4NS:

通道 4 噪声波段(Noise band) 的设置
0: 宽波段
1: 窄波段

xBF[3:0]:

指定噪声的频率(noise frequency).

DIRQ:

0: 关掉 DWS IRQ
1: 打开 DWS IRQ

DREP:

0: 不重复
1: 重复 DWS 数据存取

SD[3:0]:

输入斜率解码器(Input of slop decoder.)

SD[3:0]	FH	EH	DH	CH	BH	AH	9H	8H
Sample rate(Hz)	33K	25K	21K	17K	14K	13K	11K	9K
SD[3:0]	7H	6H	5H	4H	3H	2H	1H	0H
Sample rate(Hz)	8.4K	7.9k	7K	6.2K	5.5K	5.3K	4.7K	4.2K

IA[6:0]:

DWS 起始的振幅

SA[13:6]:

DWS 数据开始地址 #11xxxxxxxx000000, (SA[13:6]=xxxxxxxx)

DL[11:4]:

DWS or PCM 数据长度 #xxxxxxxx0000, (DL[11:4]=xxxxxxxx)

DP:

DWS 或 PCM 语音合成选择器
0: DWS
1:PCM

DA2:

XOP2 DA 致能/ 无作用
0: 无作用 (默认)
1: 致能

DA1:

XOP1 DA 致能/ 无作用
0: 致能 (默认)
1: 无作用

~A15:

DWS or PCM DMA 地址 A15's 非.

~A14:

DWS or PCM DMA 地址 A14's 非.

PCM[7:0]:

由 CPU 来更新 PCM 的数据.
我们有两种方式来控制 PCM 的数据, 一种由 CPU 来更新, 另一种是 DMA 同 DWS 的方式. PCM DMA 是由寄存器接口 4010H, 4012H and 4013H 来控制, 它们指明开始地址, 数据长度, 斜率和重复与否.

杂项寄存器地址接口

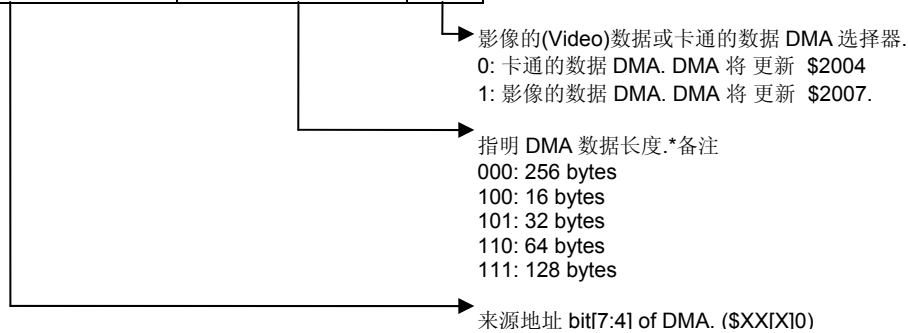
4014H W 影像的(Video)数据或卡通(Sprite)数据 DMA 开始地址的高字节地址来源

D7	D6	D5	D4	D3	D2	D1	D0
High byte Address of Source							

于影像的数据或打通数据 DMA 期间它需要两个字节来指明来源地址.由寄存器接口 4014H 来指明高字节地址 (\$[XX]X0)和开始 DMA 的存取. VT02 具备影像和卡通的 DMA 的两种功能. 有关的设置请参考 4034H.

4034H W 设置影像的(Video)或卡通(Sprite)数据 DMA

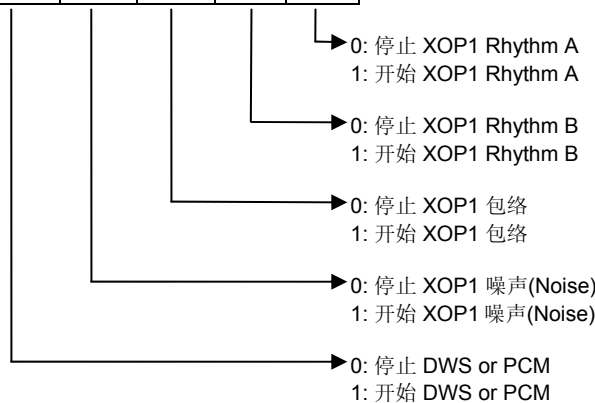
D7	D6	D5	D4	D3	D2	D1	D0
Source addr. Bit[7:4] of DMA				Max. data length of DMA		SEL47	



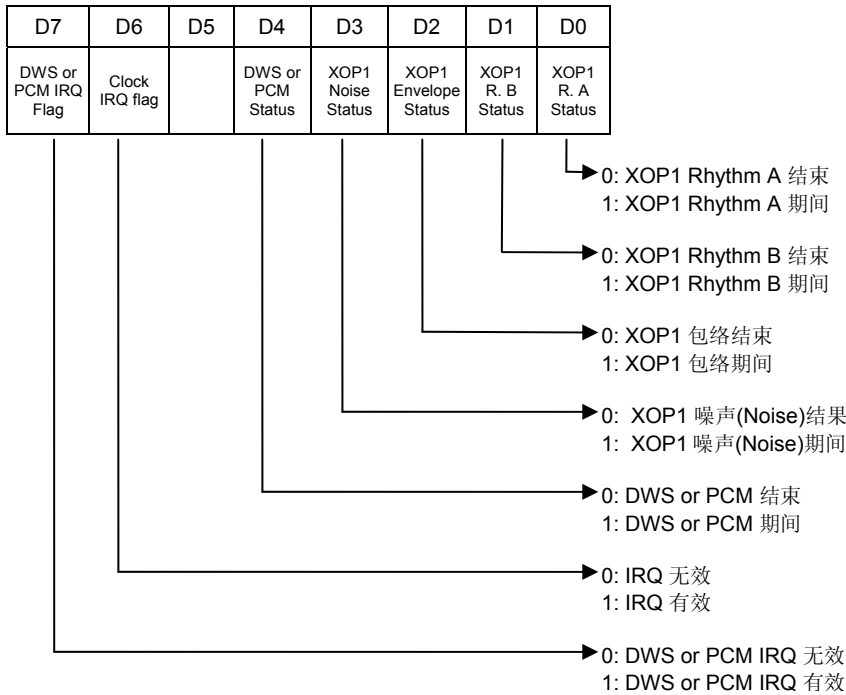
*备注: 在 64 bytes 模式下, VT02 将此储存体切割为 4 块. 如果你想要存取完整的 64 bytes,低字节(Low bytes)的地址必须是 00H, 40H, 80H or C0H, 因为当地址个别的数到 3FH, 7FH, BFH 或 FFH 时 VT02 将停止存取数据. 在 16 bytes 模式下, VT02 将此储存体切割为 16 块. 在 128 bytes 模式下, VT02 将此储存体切割为 2 块.

4015H W 开始/ 停止 XOP1 & DWS IRQ

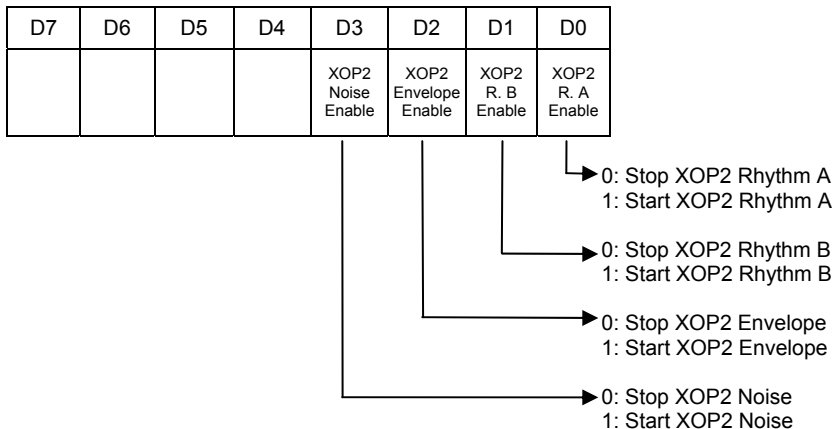
D7	D6	D5	D4	D3	D2	D1	D0
			DWS or PCM Enable	XOP1 Noise Enable	XOP1 Envelope Enable	XOP1 R. B Enable	XOP1 R. A Enable



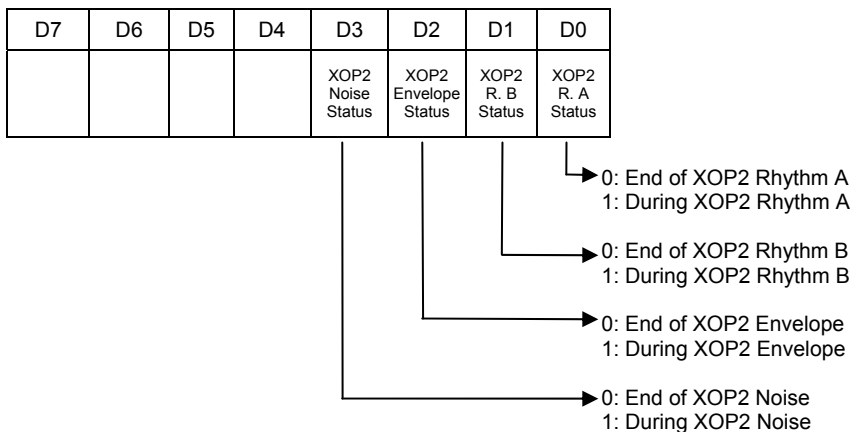
4015H R 读取 XOP1 FLAG



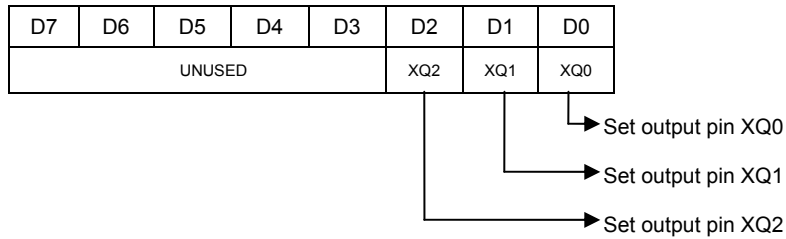
4035H W 打开/关掉 XOP2



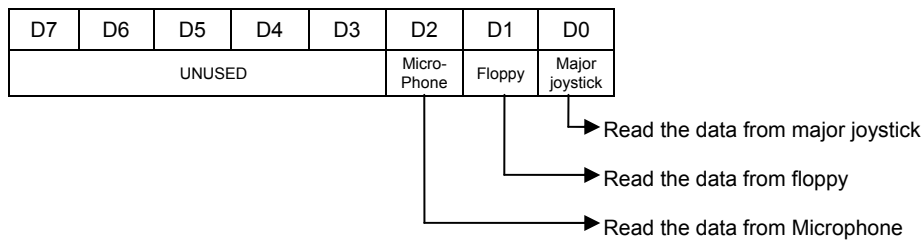
4035H R 读取 XOP2 FLAG



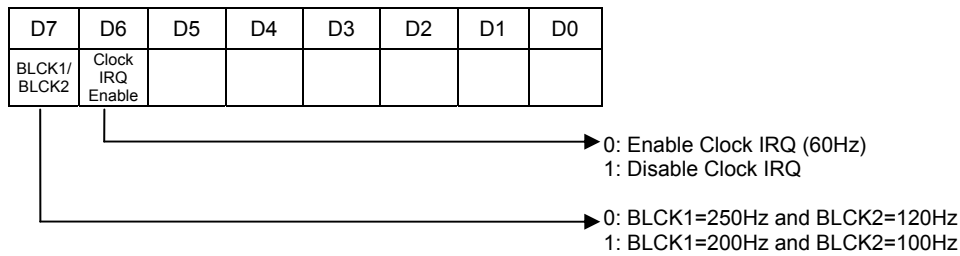
4016H W 设置输出脚位 XQ[2:0]



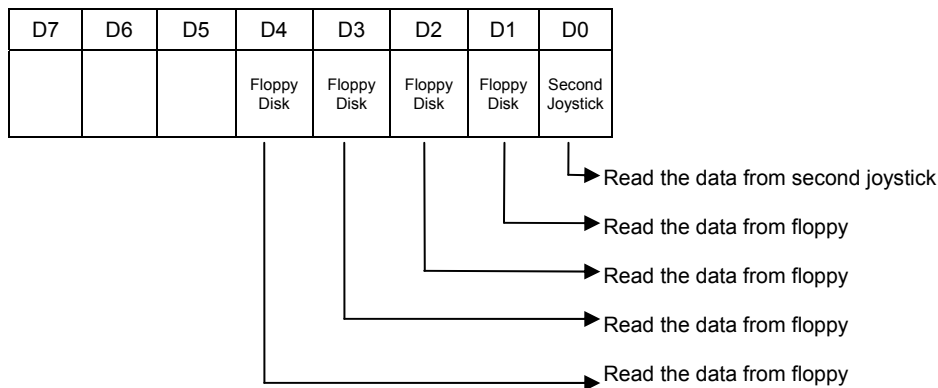
4016H R 读取周边的数据



4017H W Clock for beat Length 1, 2 and Clock IRQ Control



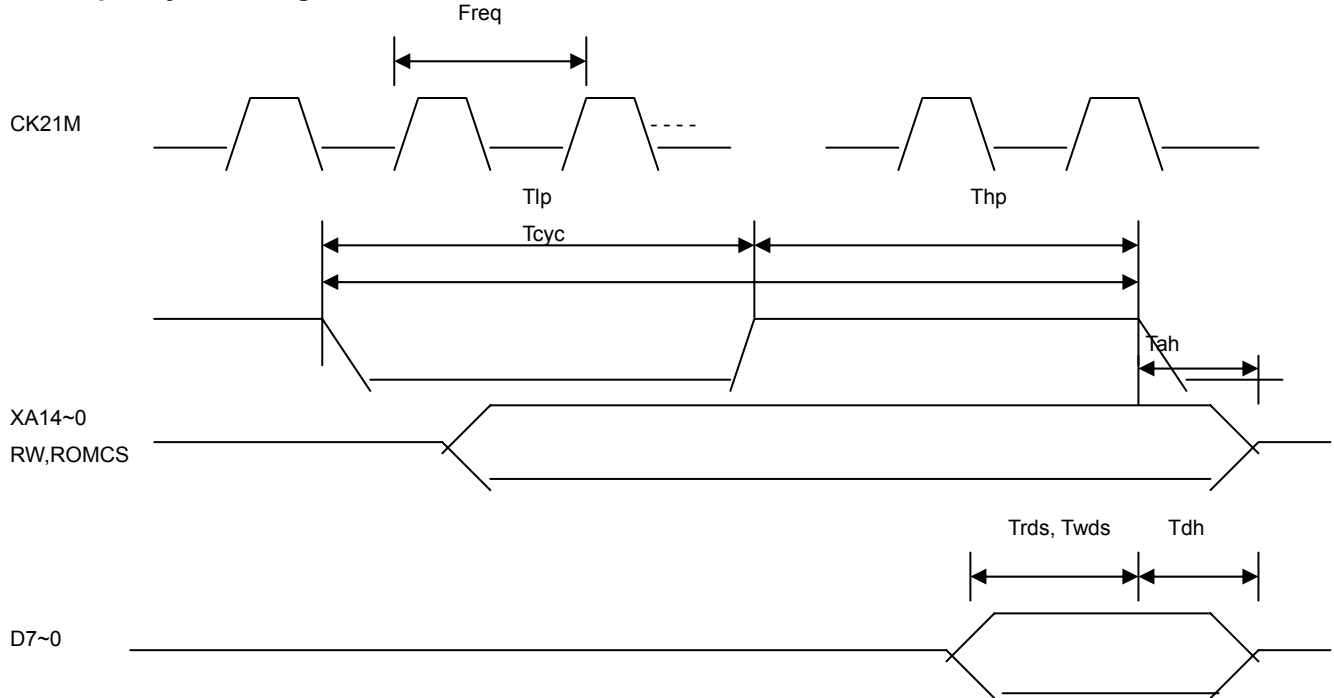
4017H R 读取周边的数据



Timing Waveforms

Timing Spec. of Program Unit In Application Mode

Input Cycle Timing

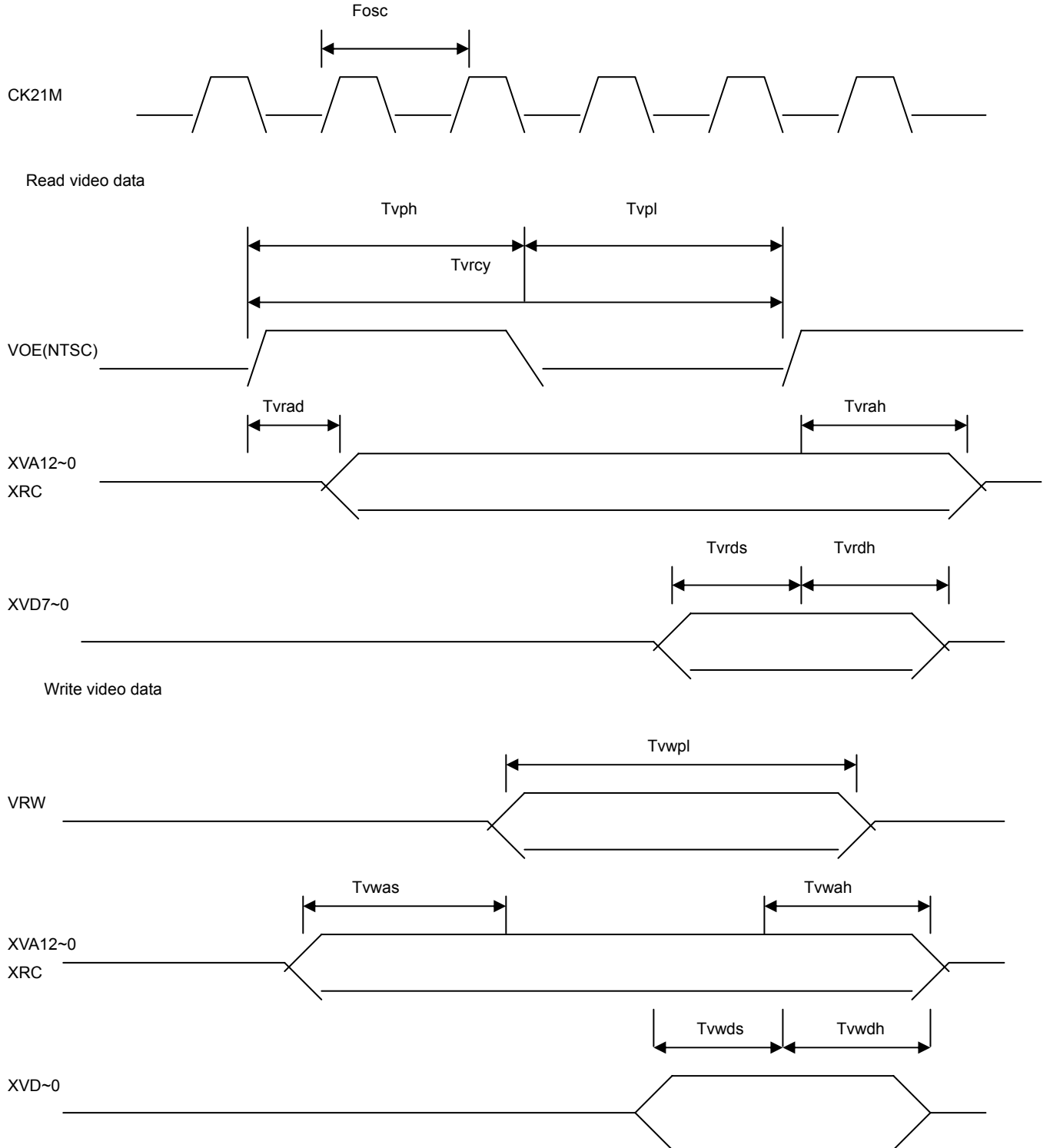


AC Characteristics : TA = 0°C to 70°C, VCC = 3.0V ~ 3.6V, GND = 0V

Symbol	Parameter	Min	Max	Unit	Condition
Fpal	Frequency of PAL B option	26.601712		MHz	
Fntsc	Frequency of NTSC option	21.47727		MHz	
Tcyc	Program cycle time	70	450	ns	
Tph	Cycle High Pulse Width	240	300	ns	
Tpl	Cycle Low Pulse Width	100	150	ns	
Tah	Program Address Hold time	10		ns	
Tdh	Program Data Hold time	10		ns	
Trds	Program Read Data Set up time	10		ns	
Twds	Program Write Data Set up time	10		ns	

Timing Spec of Graphic Unit In Application Mode

Input Cycle Timing



AC Characteristics: TA = 0°C to 70°C, VCC = 3.0V ~ 3.6V, GND = 0V

Symbol	Parameter	Min	Max	Unit	Condition
Fpal	Frequency of PAL B option	26.601712		MHz	
Fntsc	Frequency of NTSC option	21.47727		MHz	
Tvrcyc	Video Read cycle time	120	285	ns	
Tvph	Video Read High Pulse Width	120	150	ns	
Tvpl	Video Read Low Pulse Width	120	150	ns	
Tvrad	Video Read Address Delay time	7	35	ns	
Tvrah	Video Read Address Hold time	0		ns	
Tvrds	Video Read Data Set up time	10		ns	
Tvrddh	Video Read Data Set up time	10		ns	
Tvwpl	Video Write Pulse time	40	150	ns	
Tvwas	Video Write Address Set up time	10		ns	
Tvwah	Video Write Address Hold time	10	90	ns	
Tvwds	Video Write Data Set up time	10	70	ns	
Tvwddh	Video Write Data Hold time	10	90	ns	

DC Characteristics : TA = 0°C to 70°C, VCC = 3.0V ~ 3.6V, GND = 0V

Symbol	Parameter	Min	Max	Unit	Condition
VIL	Input Low Voltage	-0.5	0.8	V	
VIH	Input High Voltage	2.4	VCC+0.4	V	
VOL	Output Low Voltage		0.8	V	
VOH	Output High Voltage	2.4		V	
VCL	Clock Low Voltage	-0.7	0.4	V	
VCH	Clock High Voltage	2.5	3.5	V	
ICC	Power Supply Current		30	mA	
IIL	Input Leakage Current		10	uA	
ICL	Clock Leakage		10	uA	
ITL	Tri_state Leakage		20	uA	
IRL	Reset pin Leakage (pull high R)		1	mA	
IOL	Output Low Current	2	10	mA	
IOH	Output High Current	2	10	mA	

程序设计指南

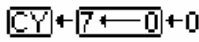
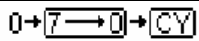
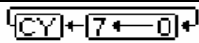

1. 为了避免想不到的 IRQ 中断一直发生. 最好首先设定 \$4017 = #\$C0 或 #\$40.
2. 假如程式设计者没有设定新的地址接口, 系统将会选择预设旧的相容方式.
3. 在单一汇流排模式下, 程式最初的地址A24-A0 是 007FFFC, 以及 影像(video)最初的地址是 0000XXX. 你可以单独地指定程式(Program)和影像(Video)的储存体, 硬体部分将会合并两个独立汇流排成为单一汇流排. 在写程式之前请考虑您的程式(Program)地址多工器和影像(Video) 地址多工器之安排. 这个原始的解码器地址接口是仍然被保留的和 \$4102 ~ \$410A也可以控制解码器地址接口, 一个特别的寄存器接口 \$4109 是程式储存体0 寄存器 2, 可使程式储存体寄存器从2增加到3, 但必须由 \$4109 详细说明或指定.
4. 在扩充背景位地致能下, BG4, BG3 和图形块向量将是一个 10 bits 图形块向量, 这个图形块 大小将是 16X16. 背景颜色功能组将无作用, 及颜色组 (BG4,BG3) 被固定为 00.
5. 在读枪的寄存器接口时, 最好控制枪的寄存器接口在 NMI 中断修护的例行程序中. 读取 \$201C 来取得枪1 的 X座标, 和读取 \$201D 来取得 Y 座标. 读取\$201E 来取得枪2 的 X座标, 和读取\$201F来取得 Y 座标. 最后, 写入 \$2019 让所有的枪的寄存器接口复位.
6. PCM 只能输出到 XOP2. 程式设计者应设定 \$4030 = #\$18 来打开 DA 通道以及切换到PCM 模式 (通道 DA 2 是离线设定). 设定 \$4031 任一 8 bits 数值将直接输出到 XOP2 DA. 如果你想要使用 PCM DMA 模式, 你应该设定 \$4010, \$4012, \$4013, 这些寄存器接口的功能相至于DWS. 这PCM 数据的最大长度为 4K bytes. 如果 PCM 数据超过4K bytes, 你必须将 PCM IRQ致能, 设定一个波形模式 \$4010 开头 及 修改 \$4012 以及 储存空间寄存器来指到适当的 PCM 数据地址并开始 PCM DMA 用 \$4015 = #\$10在中断修护的例行程序中. PCM DMA 模式是出于 DWS 模式以外的, 你只能选择这两种方式的其中之一.
7. 影像(VIDEO) DMA 可以更新地址\$2004 或 \$2007 的数据. 如果你设定 \$4034 = #\$58, 及 \$4014 = #\$02, 影像 DMA 将开始及更新 \$2004 从 \$0250~\$025F 16 bytes. 假如你设定 \$4034 = #\$AD, 及 \$4014 = #\$03, 影像 DMA 将开始及更新 \$2007 从 \$03A0~\$03BF 32 bytes. 如果你设定 \$4034 = #\$0D, 及 \$4014 = #\$03, the video DMA 将被重新开始及更新 \$2007 从 \$0300~\$033F 64 bytes.
8. 当您需要连结额外的IC, 而且您必须要用到XRWB的功能时, 您必须去设定#410B才能启动其功能, 您必须要知道当FWEN被设定在高准位(=1)时, 旧的程式写法将无效.
9. 在 NTSC 系统下不要使用DMA复制到调色板, PAL 系统无此限制. 如果您于NTSC系统下想要用DMA复制到调色板, 请遵照下列的方法来做, 否则会造成您的图像色彩不对.
--- 使用DMA复制到调色板, 但是要读取 \$4119(D3,D4)来检查是 NTSC 或是 PAL. 如果它是 NTSC 然后将资料往下移动一个位元组(Shift one byte).
例如: 在NTSC系统, 将 \$3F00 的资料放到 \$0301 和3F01的资料放到 \$0302, \$2006= \$3F00, \$4034=01, \$4014=03.
最后 \$2006=\$3FFF, \$2007= data of \$3FFF
10. 因为枪的游戏程式会存取调色板 \$3F20的资料, 所以请增加一段小程序于菜单的程式内来将 \$3F20内的初始资料设为 #\$2D, 否则枪的游戏将无法正常运转.
11. PCM 数据必须是64 byte的整数倍. 如果您没有填满此容量那么于PCM播放的过程中将会有噪声出现. 另外PCM DMA 数据的长度与我们资料内容所描述的会稍有差异, 当我们设定 \$4013=#\$FF, PCM数据的长度不是 4096 bytes. 实际上, 它只有播放 4081 bytes, PCM DMA抓取的数据地址只从 \$000 到 \$FF0, 而FF1 到 \$FFF 的数据并不会被抓取. 所以实际长度为4K-15 bytes.
12. 当您要使用VT02 的RS232 功能时请遵循此注意事项: 如果RS232是必须要的, 请设定第一个指令为\$410B(D5)=1. 因为 TXDP 将经由 XCUP47端口输出数据. 为了避免 \$4017 驱动这一个脚位而造成通讯错误所以我们首先必须先将 XCUP47 设定为 TXDP.

指令详表

● 按指令作用类型分类的指令详表

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV•BDIZC	操作 码	字 节 数	周 期 数
存取指令							
LDA	立即	LDA #Oper	A ← M	N•••••Z•	A9	2	2
	零页	LDA Oper			A5	2	3
	寄存器零页变址(X)	LDA Oper,X			B5	2	4
	绝对	LDA Oper			AD	3	4
	寄存器绝对变址(X)	LDA Oper,X			BD	3	4**
	寄存器绝对变址(Y)	LDA Oper,Y			B9	3	4**
	先变址间接	LDA (Oper,X)			A1	2	6
	后变址间接	LDA (Oper),Y			B1	2	5**
LDX	立即	LDX # Oper	X ← M	N•••••Z•	A2	2	2
	零页	LDX Oper			A6	2	3
	寄存器零页变址(Y)	LDX Oper,Y			B6	2	4
	绝对	LDX Oper			AE	3	4
	寄存器绝对变址(Y)	LDX Oper,Y			BE	3	4**
LDY	立即	LDY # Oper	Y ← M	N•••••Z•	A0	2	2
	零页	LDY Oper			A4	2	3
	寄存器零页变址(X)	LDY Oper,X			B4	2	4
	绝对	LDY Oper			AC	3	4
	寄存器绝对变址(X)	LDY Oper,X			BC	3	4**
STA	零页	STA Oper	M ← A	••••••••	85	2	3
	寄存器零页变址(X)	STA Oper,X			95	2	4
	绝对	STA Oper			8D	3	4
	寄存器绝对变址(X)	STA Oper,X			9D	3	5
	寄存器绝对变址(Y)	STA Oper,Y			99	3	5
	先变址间接	STA (Oper,X)			81	2	6
	后变址间接	STA (Oper),Y			91	2	6
STX	零页	STX Oper	M ← X	••••••••	86	2	3
	寄存器零页变址(Y)	STX Oper,Y			96	2	4
	绝对	STX Oper			8E	3	4
STY	零页	STY Oper	M ← Y	••••••~•	84	2	3
	寄存器零页变址(X)	STY Oper,X			94	2	4
	绝对	STY Oper			8C	3	4
栈操作指令							
PHA	隐含	PHA	(S)←A, S←S-1	••••••~•	48	1	3

按指令作用类型分类的指令详表

助记符	寻址方式	指令格式	执行的操作	标志位 NV•BDIZC	操作 码	字 节 数	周 期 数
PHP	隐含	PHP	(S)←P, S←S-1	●●●●●●●●	08	1	3
PLA	隐含	PLA	S←S+1, A←(S)	N●●●●●Z●	68	1	4
PLP	隐含	PLP	S←S+1, P←(S)	(Stack)	28	1	4
加 1 减 1 指令							
DEC	零页	DEC Oper	M ← M - 1	N●●●●●Z●	C6	2	5
	寄存器零页变址(X)	DEC Oper,X			D6	2	6
	绝对	DEC Oper			CE	3	6
	寄存器绝对变址(X)	DEC Oper,X			DE	3	7
DEX	隐含	DEX	X ← X - 1	N●●●●●Z●	CA	1	2
DEY	隐含	DEY	Y ← Y - 1	N●●●●●Z●	88	1	2
INC	零页	INC Oper	M ← M + 1	N●●●●●Z●	E6	2	5
	寄存器零页变址(X)	INC Oper,X			F6	2	6
	绝对	INC Oper			EE	3	6
	寄存器绝对变址(X)	INC Oper,X			FE	3	7
INX	隐含	INX	X ← X + 1	N●●●●●Z●	E8	1	2
INY	隐含	INY	Y ← Y + 1	N●●●●●Z●	C8	1	2
移位指令							
ASL	累加器	ASL A		N●●●●●ZC	0A	1	2
	零页	ASL Oper			06	2	5
	寄存器零页变址(X)	ASL Oper,X			16	2	6
	绝对	ASL Oper			0E	3	6
	寄存器绝对变址(X)	ASL Oper,X			1E	3	7
LSR	累加器	LSR A		0●●●●●ZC	4A	1	2
	零页	LSR Oper			46	2	5
	寄存器零页变址(X)	LSR Oper,X			56	2	6
	绝对	LSR Oper			4E	3	6
	寄存器绝对变址(X)	LSR Oper,X			5E	3	7
ROL	累加器	ROL A		N●●●●●ZC	2A	1	2
	零页	ROL Oper			26	2	5
	寄存器零页变址(X)	ROL Oper,X			36	2	6
	绝对	ROL Oper			2E	3	6
	寄存器绝对变址(X)	ROL Oper,X			3E	3	7
ROR	累加器	ROR A		N●●●●●ZC	6A	1	2
	零页	ROR Oper			66	2	5
	寄存器零页变址(X)	ROR Oper,X			76	2	6
	绝对	ROR Oper			6E	3	6
	寄存器绝对变址(X)	ROR Oper,X			7E	3	7

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作码	字节数	周期数
逻辑操作指令							
AND	立即	AND #Oper	A ← A AND M	N●●●●●Z●	29	2	2
	零页	AND Oper			25	2	3
	寄存器零页变址(X)	AND Oper,X			35	2	4
	绝对	AND Oper			2D	3	4
	寄存器绝对变址(X)	AND Oper,X			3D	3	4**
	寄存器绝对变址(Y)	AND Oper,Y			39	3	4**
	先变址间接	AND (Oper,X)			21	2	6
	后变址间接	AND (Oper),Y			31	2	5**
BIT ¹	零页	BIT Oper	N←M ₇ ,V←M ₆		24	2	3
	绝对	BIT Oper			2C	3	4
CMP	立即	CMP #Oper	A - M	N●●●●●ZC	C9	2	2
	零页	CMP Oper			C5	2	3
	寄存器零页变址(X)	CMP Oper			D5	2	4
	绝对	CMP Oper			CD	3	4
	寄存器绝对变址(X)	CMP Oper, X			DD	3	4**
	寄存器绝对变址(Y)	CMP Oper, Y			D9	3	4**
	先变址间接	CMP (Oper,X)			C1	2	6
	后变址间接	CMP (Oper),Y			D1	2	5**
CPX	立即	CPX #Oper	X - M	N●●●●●ZC	E0	2	2
	零页	CPX Oper			E4	2	3
	绝对	CPX Oper			EC	3	4
CPY	立即	CPY #Oper	Y - M	N●●●●●ZC	C0	2	2
	零页	CPY Oper			C4	2	3
	绝对	CPY Oper			CC	3	4
EOR	立即	EOR #Oper	A ← A XOR M	N●●●●●Z●	49	2	2
	零页	EOR Oper			45	2	3
	寄存器零页变址(X)	EOR Oper, X			55	2	4
	绝对	EOR Oper			4D	3	4
	寄存器绝对变址(X)	EOR Oper, X			5D	3	4**
	寄存器绝对变址(Y)	EOR Oper, Y			59	3	4**
	先变址间接	EOR (Oper,X)			41	2	6
	后变址间接	EOR (Oper),Y			51	2	5**

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作码	字节数	周期数
ORA	立即	ORA #Oper	A ← A OR M	N●●●●●Z●	09	2	2
	零页	ORA Oper			05	2	3
	寄存器零页变址(X)	ORA Oper, X			15	2	4
	绝对	ORA Oper			0D	3	4
	寄存器绝对变址(X)	ORA Oper, X			1D	3	4**
	寄存器绝对变址(Y)	ORA Oper, Y			19	3	4**
	先变址间接	ORA (Oper,X)			01	2	6
	后变址间接	ORA (Oper),Y			11	2	5**
算术操作指令							
ADC	立即	ADC #Oper	A ← A + M+C	NV●●●●●ZC	69	2	2
	零页	ADC Oper			65	2	3
	寄存器零页变址(X)	ADC Oper, X			75	2	4
	绝对	ADC Oper			6D	3	4
	寄存器绝对变址(X)	ADC Oper, X			7D	3	4**
	寄存器绝对变址(Y)	ADC Oper, Y			79	3	4**
	先变址间接	ADC (Oper,X)			61	2	6
	后变址间接	ADC (Oper),Y			71	2	5**
SBC	立即	SBC #Oper	A ← A-M-1+C	NV●●●●●ZC	E9	2	2
	零页	SBC Oper			E5	2	3
	寄存器零页变址(X)	SBC Oper, X			F5	2	4
	绝对	SBC Oper			ED	3	4
	寄存器绝对变址(X)	SBC Oper, X			FD	3	4**
	寄存器绝对变址(Y)	SBC Oper, Y			F9	3	4**
	先变址间接	SBC (Oper,X)			E1	2	6
	后变址间接	SBC (Oper),Y			F1	2	5**
按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作码	字节数	周期数
BCC ²	相对	BCC Oper	当 C = 0 时跳转	●●●●●●●●	90	2	2***
BCS ²	相对	BCS Oper	当 C = 1 时跳转	●●●●●●●●	B0	2	2***
BEQ	相对	BEQ Oper	当 Z = 1 时跳转	●●●●●●●●	F0	2	2***
BMI	相对	BMI Oper	当 N = 1 时跳转	●●●●●●●●	30	2	2***
BNE	相对	BNE Oper	当 Z = 0 时跳转	●●●●●●●●	D0	2	2***
BPL	相对	BPL Oper	当 N = 0 时跳转	●●●●●●●●	10	2	2***
BVC	相对	BVC Oper	当 V = 0 时跳转	●●●●●●●●	50	2	2***
BVS	相对	BVS Oper	当 V = 1 时跳转	●●●●●●●●	70	2	2***
JMP	绝对	JMP Oper	PC ← Addr	●●●●●●●●	4C	3	3
	间接绝对	JMP(Oper)			6C	3	5
	寄存器绝对变址间接	JMP (Oper, X)			7C	3	6
JSR	绝对	JSR Oper	PC←PC+2	●●●●●●●●	20	3	6
			(S)←PCH,S←S-1				
			(S)←PCL,S←S-1				
			PC←Oper				

RTI	隱含	RTI	$S \leftarrow S+1, P \leftarrow (S)$	(Stack)	40	1	6
			$S \leftarrow S+1, PCL \leftarrow (S)$				
			$S \leftarrow S+1, PCH \leftarrow (S)$				
RTS	隱含	RTS	$S \leftarrow S+1, PCL \leftarrow (S)$	●●●●●●●●	60	1	6
			$S \leftarrow S+1, PCH \leftarrow (S)$				
			$PC \leftarrow PC+1,$				
处理器标志指令							
CLC	隱含	CLC	$C \leftarrow 0$	●●●●●●●1	18	1	2
CLD	隱含	CLD	$D \leftarrow 0$	●●●●1●●●	D8	1	2
CLI	隱含	CLI	$I \leftarrow 0$	●●●●●1●●	58	1	2
CLV	隱含	CLV	$V \leftarrow 0$	●1●●●●●●	B8	1	2
SEC	隱含	SEC	$C \leftarrow 0$	●●●●●●●0	38	1	2
SED	隱含	SED	$D \leftarrow 0$	●●●●0●●●	F8	1	2
SEI	隱含	SEI	$I \leftarrow 0$	●●●●●0●●	78	1	2

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作码	字节数	周期数
寄存器间传送指令							
TAX	隱含	TAX	$X \leftarrow A$	N●●●●●Z●	AA	1	2
TAY	隱含	TAY	$Y \leftarrow A$	N●●●●●Z●	A8	1	2
TSX	隱含	TSX	$X \leftarrow S$	N●●●●●Z●	BA	1	2
TXA	隱含	TXA	$A \leftarrow X$	N●●●●●Z●	8A	1	2
TXS	隱含	TXS	$S \leftarrow X$	●●●●●●●●	9A	1	2
TYA	隱含	TYA	$A \leftarrow Y$	N●●●●●Z●	98	1	2
其他特殊指令							
BRK	隱含	BRK	$PC \leftarrow PC+2$ $B \leftarrow 1, I \leftarrow 1$ $(S) \leftarrow PCH, S \leftarrow S-1$ $(S) \leftarrow PCL, S \leftarrow S-1$ $(S) \leftarrow P, S \leftarrow S-1$	●●●1●1●●	00	1	7
NOP	隱含	NOP	空操作	●●●●●●●●	EA	1	2

注:

** 若产生跨页则加 1 个时钟周期

*** 若符合条件且跳转同页则加 1 个时钟周期, 若符合条件且跳转跨页则加 2 个时钟周期

1 BIT 指令复制被测试字节的位 6 至标志 V, 复制被测试字节的位 7 至标志 N, 但若采用立即寻址模式则不改变标志 V 和标志 N 的值。标志 Z 的值根据累加器与操作数相与的结果设置。

2 BBC 和 BCS 指令就是 BLT (Branch Less Than) 和 BGE (Branch Greater or Equal) 指令, 这些条件跳转指令只是助记符不同。

● 按操作码分类的指令表

按操作码分类的指令表																	
低位 \ 高位	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	低位 \ 高位
0	BRK imp	ORA inx				ORA zpg	ASL zpg		PHP imp	ORA imm	ASL acc			ORA abs	ASL abs		0
1	BPL rla	ORA iny				ORA zpx	ASL zpx		CLC imp	ORA aby				ORA abx	ASL abx		1
2	JSR abs	AND inx			BIT zpg	AND zpg	ROL zpg		PLP imp	AND imm	ROL acc		BIT abs	AND abs	ROL abs		2
3	BMI rla	AND iny				AND zpx	ROL zpx		SEC imp	AND aby				AND abx	ROL abx		3
4	RTI imp	EOR inx				EOR zpg	LSR zpg		PHA imp	EOR imm	LSR acc		JMP abs	EOR abs	LSR abs		4
5	BVC rla	EOR iny				EOR zpx	LSR zpx		CLI imp	EOR aby				EOR abx	LSR abx		5
6	RTS imp	ADC inx				ADC zpg	ROR zpg		PLA imp	ADC imm	ROR acc		JMP abi	ADC abs	ROR abs		6
7	BVS rla	ADC iny				ADC zpx	ROR zpx		SEI imp	ADC aby				ADC abx	ROR abx		7
8		STA inx			STY zpg	STA zpg	STX zpg		DEY imp		TXA imp		STY abs	STA abs	STX abs		8
9	BCC rla	STA iny			STY zpx	STA zpx	STX zpy		TYA imp	STA aby	TXS imp			STA abx			9
A	LDY imm	LDA inx	LDX imm		LDY zpg	LDA zpg	LDX zpg		TAY imp	LDA imm	TAX imp		LDY abs	LDA abs	LDX abs		A
B	BCS rla	LDA iny			LDY zpx	LDA zpx	LDX zpx		CLV imp	LDA aby	TSX imp		LDY abx	LDA abx	LDX aby		B
C	CPY imm	CMP inx			CPY zpg	CMP zpg	DEC zpg		INY imp	CMP imm	DEX imp		CPY abs	CMP abs	DEC abs		C
D	BNE rla	CMP iny				CMP zpx	DEC zpx		CLD imp	CMP aby				CMP abx	DEC abx		D
E	CPX imm	SBC inx			CPX zpg	SBC zpg	INC zpg		INX imp	SBC imm	NOP imp		CPX abs	SBC abs	INC abs		E
F	BEQ rla	SBC iny				SBC zpx	INC zpx		SED imp	SBC aby				SBC abx	INC abx		F
低位 \ 高位	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	低位 \ 高位

注:

立即寻址方式	imm
绝对寻址方式	abs
零页寻址方式	zpg
累加器寻址方式	acc
隐含寻址方式	imp
寄存器绝对变址寻址方式(X)	abx
寄存器绝对变址寻址方式(Y)	aby
寄存器零页变址寻址方式(X)	zpx
寄存器零页变址寻址方式(Y)	zpy
间接绝对寻址方式	abi
相对寻址方式	rla
先变址间接寻址方式	inx
后变址间接寻址方式	iny
寄存器绝对变址间接寻址方式	ina
零页间接寻址方式	inz