

## VT01 Console and LCD 介面 (真实的四色或虚拟的十六色)

### 内容目录

内 容	页 数
0. 修正历史	1
1. IC 特征和一般功能描述	2
2. IC 脚位构造	3-4
3. 方块图	5
4. 脚位功能描述	6
5. 功能描述	7
6. 背景的图形块和内部的图像动态随机存储器(VRAM)	8-10
7. 调色板	10
8. 寄存器接口描述	11-19
图像单元的寄存器的接口	11-13
声音控制寄存器的接口	13-14
参数的描述	14-15
杂项功能的寄存器的接口	16-17
9. 时序波形	18-20
10. CPU 指令对照表	21-26

### 修正历史:

Ver.	内容
A1	Original Version
A2	修正CPU指令

## VT01 Console and LCD 介面 (真实的四色或虚拟的十六色)

### IC 特征

#### 系统

- CPU: 6502
- 内部的程序动态随机存储器(PRAM): 2KBytes
- 内部的图像动态随机存储器(VRAM): 2Kbytes
- DMA (背景)
- 多样的 IRQ 控制
- 可程序的计时器
- T.V. 讯号输出 (NTSC, PAL)

#### 周边的应用

- 内建一组一般功能摇杆.
- STN 和 TFT LCD 介面内建.

#### 图形产生器

- 分辨率:
  - TV: 256x240 点
  - STN LCD:R/C check board 16colors 120x2x240.
  - STN LCD:B/W 4 gray level 240x240.
  - TFT LCD: 64 colors 160x3x240.
- 一幅画面只允许 64 个卡通块
- 背景颜色可以是 4 色 (4 color sets).
- 卡通块于 4 色 (4 color sets), 有 8X8, 8X16 点阵大小 (character size).
- 调色板有 28 色.

#### 声音产生器

- 1 节拍通道.
- 2 低频通道.
- 1 噪声通道.

### 一般功能描述

VT01 包括 CPU, 图像的单元, 声音单元, 2 个 2K Bytes SRAM 及一些 I/O 控制装置. VT02 可以分为两个系统, 一个用于程序的, 另一个用于影像的处理.

CPU 是整个程式系统的主要角色. 它可以存取 PRAM 和 PROM 的资料. PROM 被储存程序命令, 程序指引和一些声音资料. 而 VT01 内部的 2K bytes 程序动态随机存储器 (PRAM) 是第零页 RAM, 堆栈区 及一些 CPU 的记忆体. 程式系统控制学习机的执行, 包括图案, 语音, 及字幕. 也就是说 CPU 将控制视频系统显示指定的图案.

图像单元是影像系统的主要角色. 它能够存取影像的动态随机

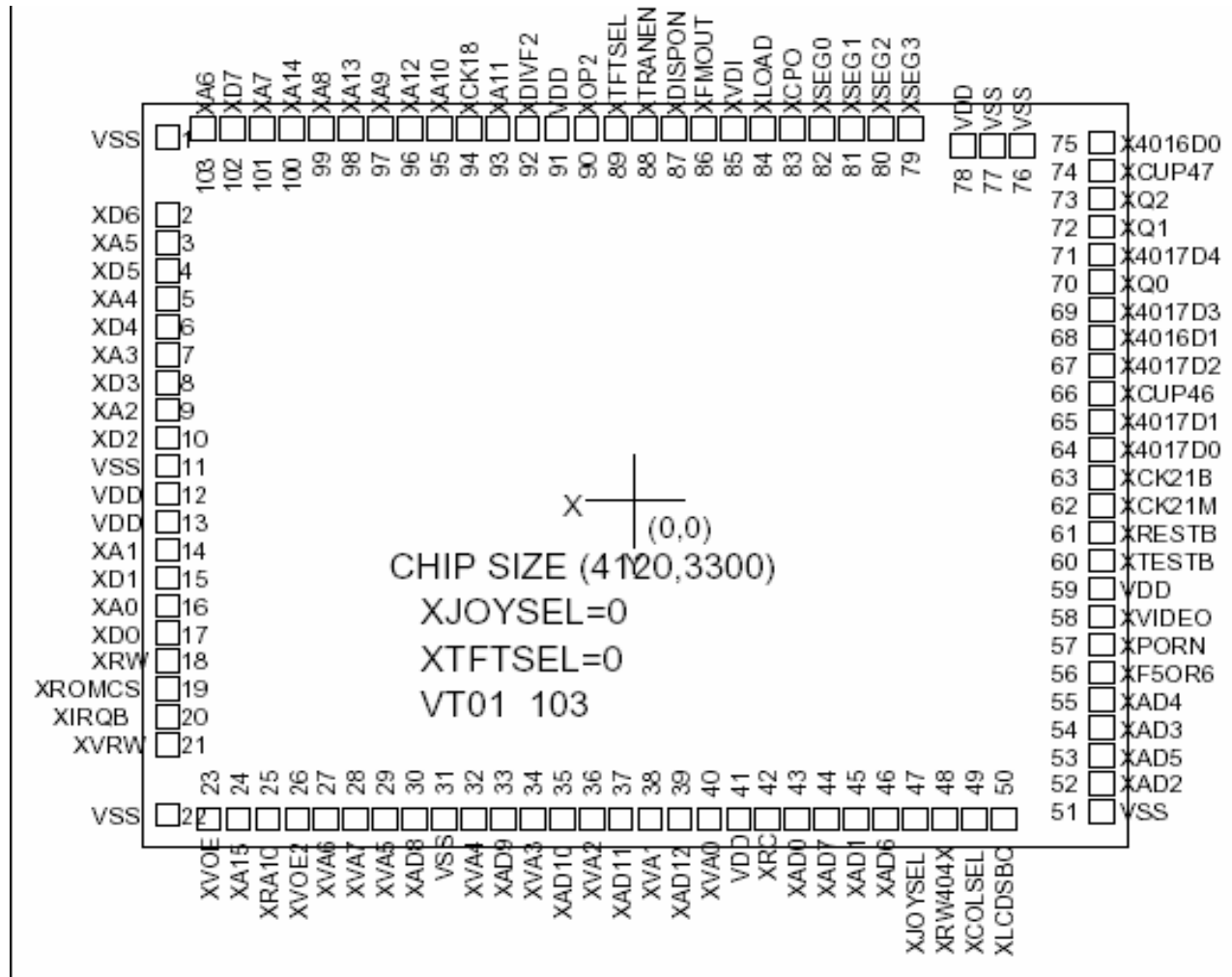
存储器 (VRAM) 和图形块 (character) ROM 自动地显示一些图案. 除了内部的 PRAM 之外, VT01 内部有另外的 2K Bytes VRAM, 影像的动态随机存储器 (VRAM) 存储许多指到图形块 (Character) ROM 图形的图形序号. VRAM 储存图形序号, 它可以在屏幕上作 2 页的显示. 图形块 (Character) ROM 储存许多图形.

解码器的功能在扩充存储器的位置. 一般而言, 没有解码器, 学习机系统只能处理 32K bytes (位元组) 的程序存储器 (PROM) 和 8K bytes (位元组) 的字符存储器 (character ROM). 解码器可以协助学习机系统处理 2M bytes (位元组) 的程序, 甚至比这个容量还大.

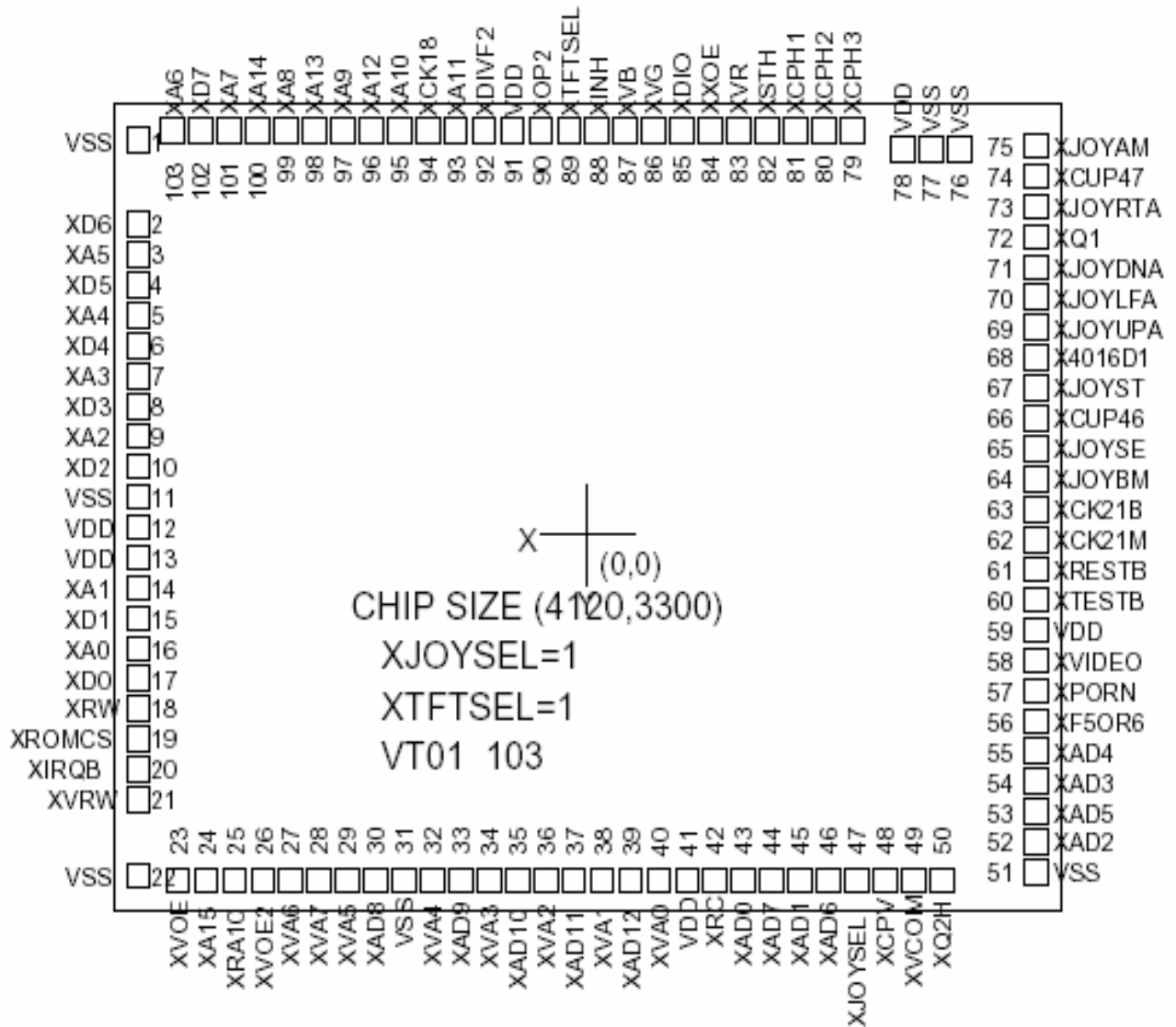
## IC 脚位结构

(Chip size(X,Y):4120x3300 um<sup>2</sup>)

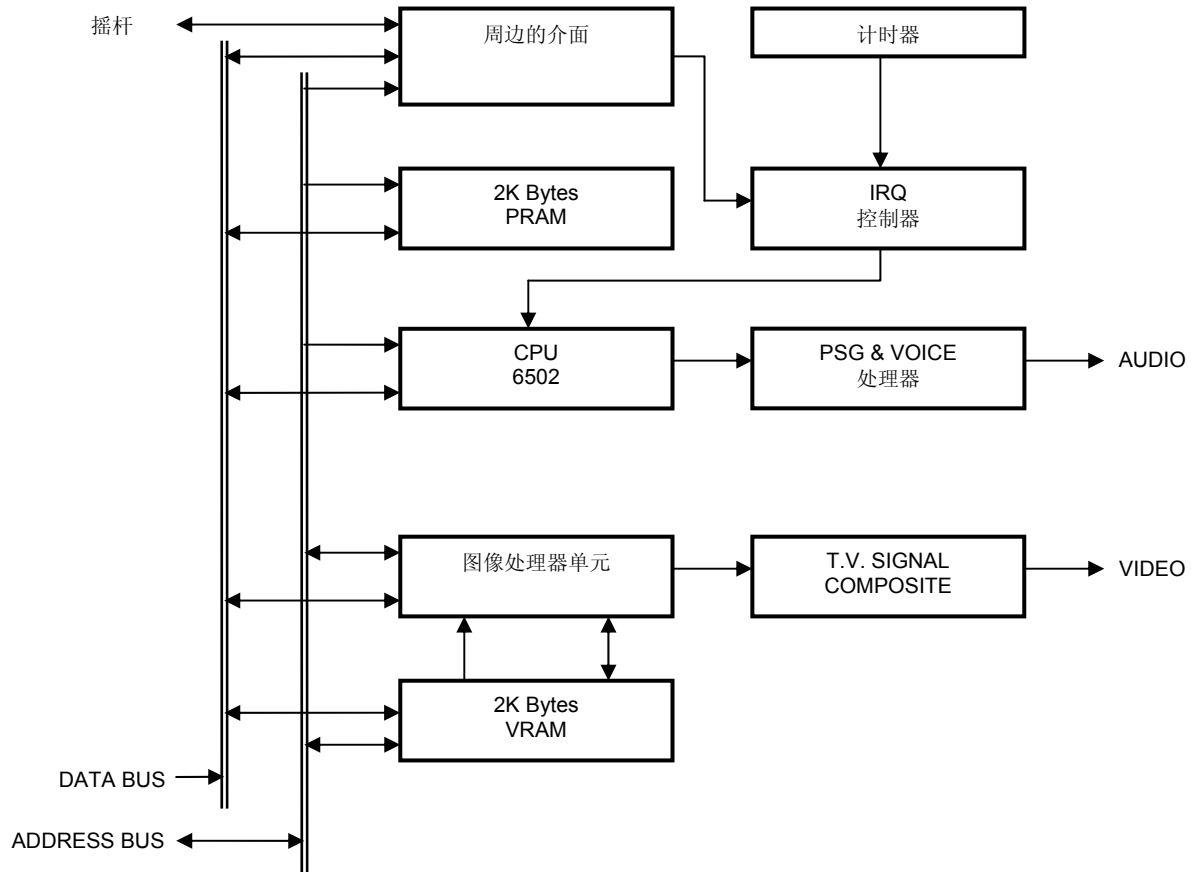
XJOYSEL=0 AND XTFTSEL=0



## XJOYSEL=1 AND XTFTSEL=1



## 方块图



## IC脚位描述

符号	型式	描述
XA[15:0]	O	CPU 地址汇流排.
XD[7:0]	I/O	CPU 数据汇流排.
XCK18	O	CPU 的时钟脉冲为 1.8MHz
XRW	O	CPU读/写信号输出端.
XROMCS	O	可读存储器程序片选信号.
XIRQB	I	CPU 中断输入信号. (PH)
XVRW	O	视频 读/写信号输出端.
XVOE	O	视频资料输出致能.
XRA10	I	内部的视频 RAM 位址位元10.
XRC	O	外部的可读存储器程序片选择器, 低电平有效.
XAD[12:8],VA[7:0]	O	视频地址汇流排.
XAD[7:0]	I/O	视频数据汇流排.
XTESTB	I	生产厂家测试用. (PH)
XRESTB	I	复位信号输入端,低电平有效. (PH)
XCK21M	I	晶体振荡器时钟信号输入端.
XCK21B	O	晶体振荡器时钟信号输出端.
X4016 [1:0]	I	I/O 介面,输入端. (PH)
X4017 [4:0]	I	I/O 介面,输入端. (PH)
XQ[2:0]	O	I/O 介面,输出端.(XQ2,XQ0:PH)
XVOE2	O	Power On 信号,默认 High : Low if \$2001(D6)=1 或不碰任何键超过5分钟.
XVIDEO	O	合成视频信号输出端.
XOP2	O	音频信号输出端.
XTRANEN	I	STN LCD 反射式(0) 或 穿透式(1).
XDISPON	O	LCD 致能脚位. XDISPON=1 -> LCD 致能.
XJOYAM , XJOYBM	I	I/O 介面.(PH)
XJOYSE , XJOYST	I	I/O 介面.(PH)
XJOYLFA , XJOYRTA	I	I/O 介面.(PH)
XJOYUPA , XJOYDNA	I	I/O 介面.(PH)
XFMOUT	O	STN LCD driver 的M 信号.
XVDI	O	STN LCD driver 的第一条线的信号.
XLOAD	O	STN LCD driver 的 Line clock.
XCPO	O	STN LCD driver 的Dot clock.
XSEG [3:0]	O	STN LCD 的Segmen 数据.
XTFTSEL	I	TFT LCD 选择器. 当 XTFTSEL=1 选到 TFT.
XJOYSEL	I	内部的摇杆致能, 当 XJOYSEL=1. (PH)
XINH	O	Toggle enable for source driver of TFT LCD driver.
XVR	O	R signal of RGB output for TFT LCD Driver.
XVG	O	G signal of RGB output for TFT LCD Driver.
XVB	O	B signal of RGB output for TFT LCD Driver.
XDIO	O	Vertical start pulse of TFT LCD Driver.
XXOE	O	Output enable for gate driver of TFT LCD Driver.
XSTH	O	Start pulse for source driver of TFT LCD Driver.
XCP[3:1]	O	Sampling and shift clock for source driver of TFT LCD Driver.
XQ2H	O	Video input rotation control of TFT LCD Driver.
XVCOM	O	Common electrode voltage control of TFT LCD Driver.
XCPV	O	Clock input for gate driver of TFT LCD Driver.
XRW404X		R/W port 404X. Low active.
XLCDSCB		BW of RC check board selector for STN panel. 0: BW, 1: RC.
XCOLSEL		Color compitable for RC check board new color for STN panel. 1: Not compatible , 0: Compatible.
XDIVF2,XPORN,XF5OR6	O	TV system selector. ALL 0: NTSC ; ALL 1: PAL (PH)

Note1: (I) Input pin ; (O) Output pin ; (I/O) Input/Output pin ; (PH) Pull high resistor 20K~50K inside.

## IC 功能的描述

Console chip 包括 CPU, 视频, 音频功能和 I/O.

### 视频:

1. 视频(VIDEO)可以处理 2 个物件, 卡通块(Sprite) 和背景(Background). 卡通块是移动性的物件, 比方像是 子弹, 汽车, 人物. 背景是比较大的图形, 比方像是 树木, 森林, 房子, 布景是可以卷动的.
2. 在电视屏幕上, 影像能在水平座标上显示 256 个点及在垂直座标上显示 240 个点.
3. 在一幅画面上只允许同时显示 64 个卡通块. 一个卡通块需要 4 bytes(字节)来定义.
4. 在水平方向, 最大的卡通块数量是 8. 假如它超过 8, 多余的会被忽略并将讯息反应给 CPU.
5. 一个最小的单位的卡通块或背景图案是一个有 8X8 点阵的图形块, 一个点阵可以显现 4 种的颜色.
6. 程式设计者可以选择卡通块是 (8X16), (8X8)点阵.
7. 背景图案为两页, 可以立刻换页或是用水平方向动的或是垂直方向动的滚动方式滚动变换.
8. 在调色板中可以定义 28 色. 一个颜色需要 6 Bits(位元)来定义.
9. 自动的电视同步信号衍生器, 它是不受程式控制影响.
10. 电视合成信号输出.
11. 只有 8 个地址接口.

### 音频:

1. 最大提供 256bytes(字节) DMA 功能作为图画单元更新卡通块, 背景角色序号和图形块数据.
2. 1 个端口, 8 bits 来读取周边的 I/O.
3. 1 个端口, 3 bits 来控制周边的 I/O.
4. 1 个端口用来读取音频产生器的状态.
5. PSG 有 18 个地址线来控制它的操作.
6. 每个音频通道需要 4 个位址端口来控制它的执行.
7. 有 2 个节拍频道, 2 个低频道, 1 噪音频道, 及内建 DWS DMA.
8. 1 个独立音频 DA 输出端..

### CPU:

CPU 包含在 Console 内, 拥有 16 位元程式计数器, 8 位元 AL 和累加器, 状态寄存器, 2 个一般用途的寄存器 X, Y, 8 位元堆迭指示器, 16 位元地址线 及 8 位元输出、输入数据总线.

### 内部的动态随机存储器:

一个 2K bytes SRAM 用于显示缓冲区的 (VRAM), 另一个用于程序缓冲区的 (PRAM).

### I/O:

1. 7 个脚位作为读取周边的 I/O, 3 个脚位作为轮出周边的 I/O, 2 个时钟脚位.
2. 内建可随意调整的 8 位元连续到并行的 I/O 给摇杆用.
3. STN 和 TFT LCD 介面内建.

## 程序记忆体和影像的记忆体的地址映射(CPU 管理的内存分布表)

程序的记忆体之分配

000H 7FFH	系统零页堆栈区
2000H	图像单元
4000H	音频产生器
6000H	
8000H	外部的程序存储器 PROM 或 PRAM (可扩充)

影像的记忆体之分配 \*\*备注 1

2000H 23FFH	背景页 左或上
2400H 27FFH	背景页 右
2800H 2BFFH	背景页 下
3F00H 3F1FH	调色板 *备注 2
0000H	外部的影像存储器 VROM 或 VRAM (可扩充)

#### \*\*备注 1

影像存储器的地址需要经由图像单元的寄存器接口 2006H 来声明. 存取影像存储器的详细方法描述于下面的单元:  
存取影像的存储器和储存体的映射.

#### \*备注 2

当 RC = 1

3F00-3F1F 是调色板中旧的颜色映射位置, 总共有 25 个颜色.

3F00 是透明的颜色, 而 3F10, 3F04, 3F14, 3F08, 3F18, 3F0C, 3F1C 可以忽略.

## 背景图形块和内部的影像的动态随机存储器(Background patterns and Internal Video RAM)

在这个系统, 一页的显示分辨率为 256x240 点, 当显示背景页时它包含的显示分辨率为 32 列 x 30 行的背景图. 每一个背景图形块为 8x8 点阵.

背景图形块(Background patterns) 被储存在外部的影像的存储器. 内部的影像的动态随机存储器储存图形序号, 这些数据对应指到背景的图形块. 在一页画面上于影像的动态随机存储器内每一个 byte 对应指到一个相对应的位置. 于影像的动态随机存储器内一个 byte 指到外部图像存储体的一个背景图形块. 因此, 每幅画面需要 960 个图形块 (32x30=960 bytes). 简单的图形描述如 Figure B1.

它只需要 1K bytes 内的 960 bytes 来显示一页画面, 而后面的 64 个 byte 是存放配色数据, 第三, 第四颜色地址位元(bit). VT01 组合四个邻接的图形块来共享这相同的第三, 第四颜色地址位元.

请参考 Figure B2 对于第三, 第四颜色地址位元有更详细的描述. 颜色的第一, 第二地址位元(bit)是储存在外部的影像存储器内. 一个点的颜色是由第五(4 色模式) 颜色地址位元所决定, 它指到 28X6 的动态随机存储体(SRAM). 这个动态随机存储体(SRAM) 储存色度和明亮度数据(chrominance and luminance), 它将由影像的输出端转换影像的信号输出. 颜色地址 bit 1,2 决定图案的内部颜色. 一个图形块可以有 3 种不同的描述颜色, bit 1,2 = (1,1) 是透明的点阵. 颜色位址 bit3,4 可以改变全图形块的颜色, 有四组的颜色选择. 颜色地址 bit5 决定卡通块的颜色或背景的颜色, bit 5 = 1 给卡通块 而 bit5 = 0 给背景.

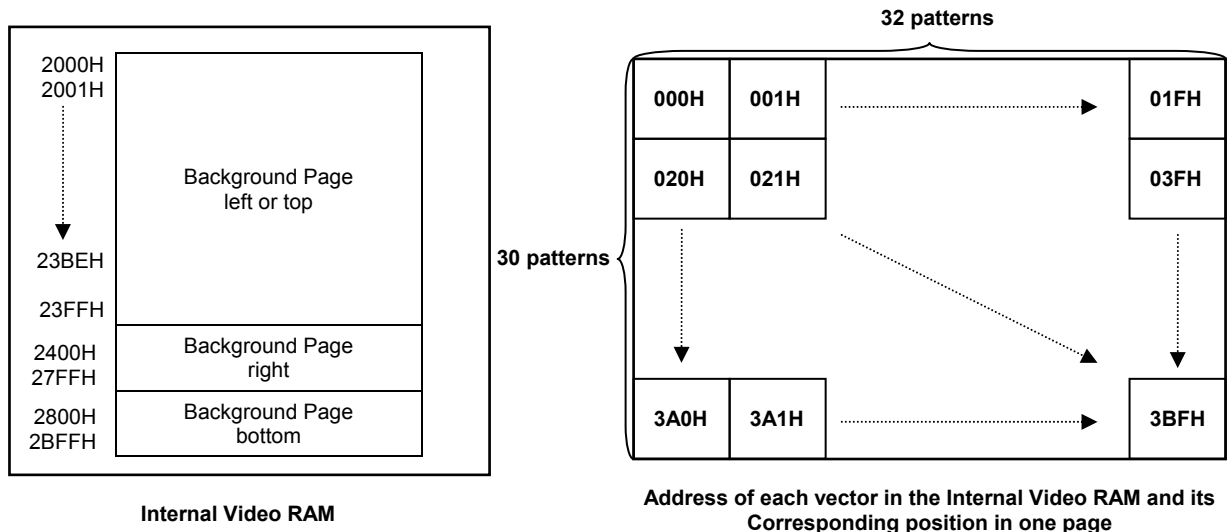
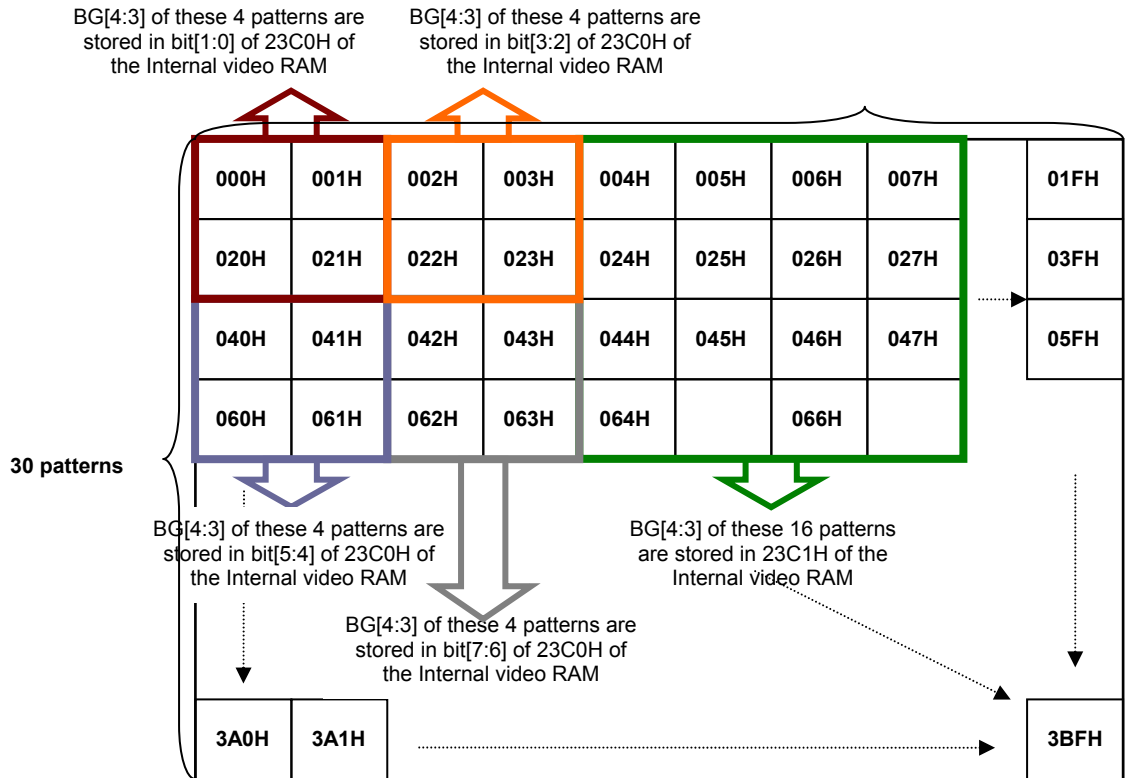


Figure B1. Mappings between Screen and Internal Video RAM





Address of each vector in the Internal Video RAM and its Corresponding position in one page

Figure B2. Four adjacent patterns to share the same 3<sup>rd</sup>, 4<sup>th</sup> color address

## 两页背景显示(Two page for Background display)

2K byte 的 RAM 可以分割成 2 页给移动屏幕的效果. 屏幕可以用水平方向动的或垂直方向动的方式来卷动,此点取决于每个游戏卡, 在水平方向动的转轴中, 图像(Video)的 AD10 和 2K RAM 的 A10 将被连结在游戏卡中. 在垂直方向动的转轴中, 图像(Video)的 AD11 和 2K RAM 的 A10 将被连结在游戏卡中.

当水平方向动的卷动时, 左边的那一页是储存于 2000H 到 23BEH 且右页是储存于 2400H 到 27FFH. 当垂直方向动的卷动时, 上页是储存于 2000H 到 23FFH 且下页是储存于 2800H 到 2BFFH. 请参考 Figure B1.

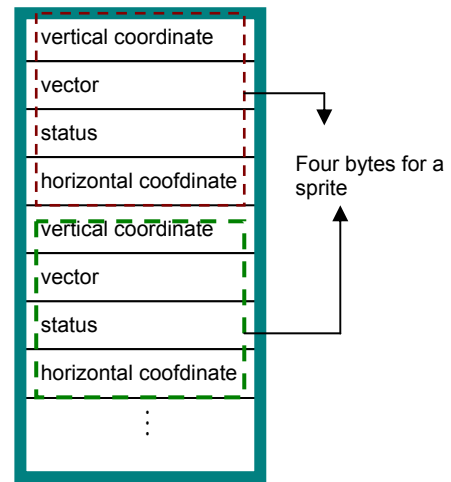
## 卡通块属性工作区(Sprite Pool)

在一个屏幕中所有的卡通块(Sprite)储存于卡通块属性工作区(Sprite pool), 共有 256 bytes 是储存卡通块(sprite)数据. 程序设计人员可以经由寄存器 2003H 和 2004H 或 4014H 的 DMA 功能将数据写到 Sprite pool 内. 程式设计者可以在一个屏幕上具体指定 64 个卡通块(sprite), 而且在一列不能超过 8 个卡通块(sprite). 于 Sprite pool 内, 每一个卡通块(Sprite)需要四个 Byte(字节)来描述. 依照这样的指令来储存每一个卡通块(Sprite), 他们是卡通块(sprite)的垂直座标, 8bit 地址标志, 卡通块(sprite)的水平座标, 以及状态比如旋转度,颜色组. 8bit 地址标志是卡通块(sprite)指到外部图像存储器(VROM)的地址,就像背景的标志储存于内部的影像的动态随机存储器(VRAM).

卡通块(Sprite)状态:

- D7 = 1 ---> 反映(Mirror)在 X\_轴 D7 = 0 ---> 常态
- D6 = 1 ---> 反映(Mirror)在 Y\_轴 D6 = 0 ---> 常态
- D5 = 1 ---> 背景覆盖卡通块 D5 = 0 ---> 卡通块覆盖背景
- D1 ---> 卡通块的颜色组之 bit4.(SP4)
- D0 ---> 卡通块的颜色组之 bit3.(SP3)

SP[4:3]的功能就像背景颜色地址 bit BG[4:3].



The Sprite Pool

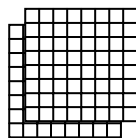
## 卡通块的颜色和大小

程序设计人员可以经由 2000H,2001H 来选择卡通块(Sprite)的颜色跟大小模式. 您有下面几种模式可选择:

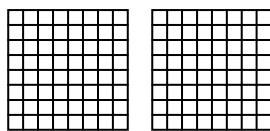
Size 8x16 in 4 color mode

Size 8x8 in 4 color mode

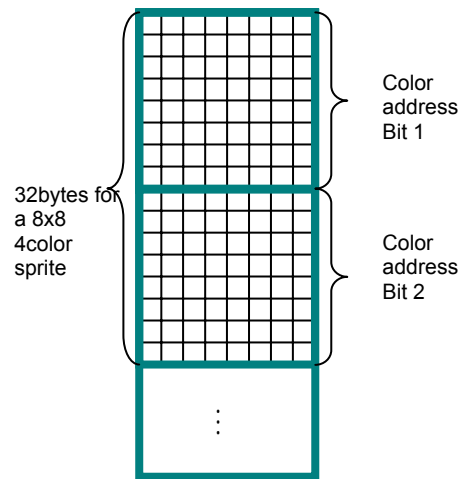
于 4 色模式下一点需要 2 bits. 以 8x8 点阵 4 色为例. 一个卡通块图形块于外部 VRAM 安排如下面的图示.



Sprite 8x8 in 4 color mode



Sprite 8x16 in 4 color mode



Somewhere in the external video memory

## 调色板

地址为 3F00-3F1F, 程式撰写者可以为调色板制定计画. 可以是 6bits, D5-D0 用来详细指定颜色. 底下是 D5-D0 数据的颜色映射. D4-D5 将对应到 LCD 玻璃的 R 颜色而 D2-D3 对应到 C 颜色.

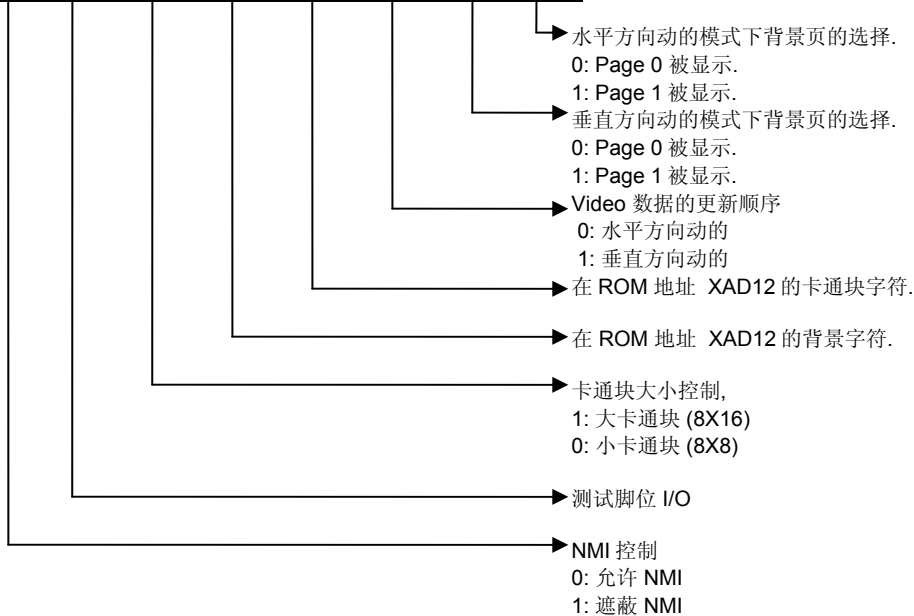
	MSB	LSB	Dark	Bright
R	(D4-D5)	0 1	2 3	Red
	MSB	LSB	Dark	Bright
C	(D2-D3)	0 1	2 3	Cyan

## 寄存器接口的描述(Register Description)

图像的单元地址接口(Address port of Graphic unit) W: 写, R: 读

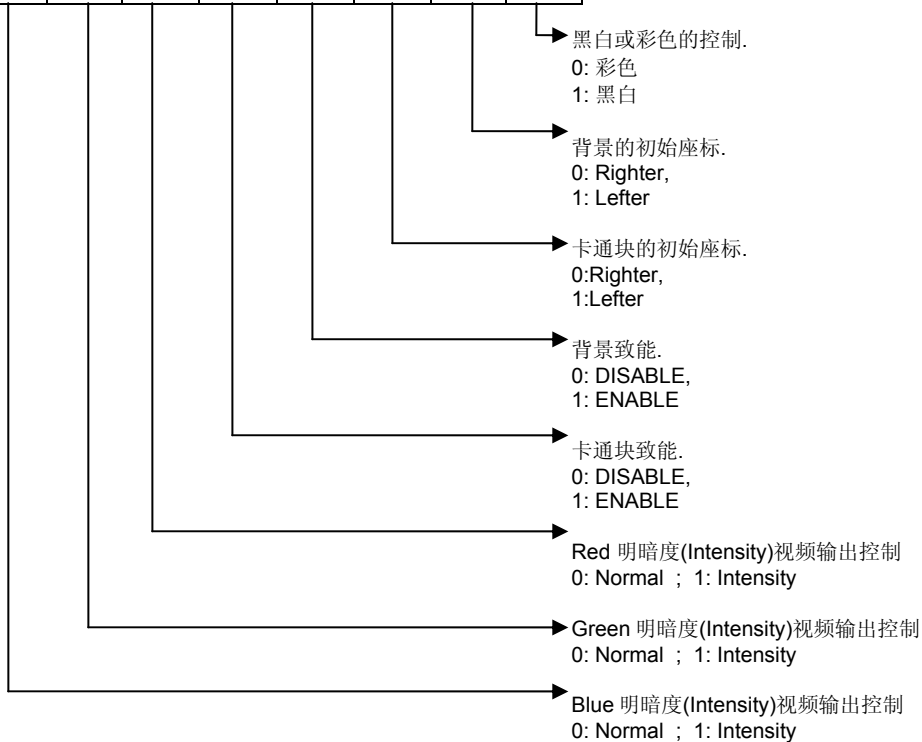
2000H W NMI, 卡通块大小, 背景/卡通块 AD12, Video 数据的更新顺序, 垂直方向动的/水平方向动的背景页

D7	D6	D5	D4	D3	D2	D1	D0
NMI EN	UNUSED	SP SIZE	BK AD12	SP AD12	V/W SEQ	VCOORD	HCOORD

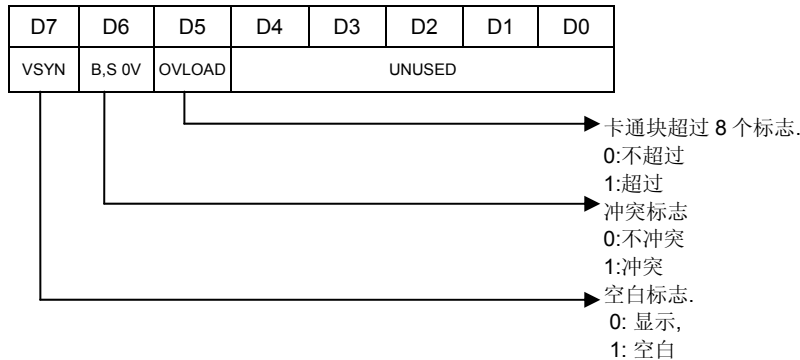


2001H W Blue/Green/Red 明暗度视频输出控制, 背景/卡通块 致能/无作用, 背景/卡通块的初始座标, 黑白或彩色的控制

D7	D6	D5	D4	D3	D2	D1	D0
BLUE	GREEN	RED	SP EN	BK EN	SP INI	BK INI	B/W



## 2002H R 空白标志, 冲突标志, 卡通块 Over 标志.



读寄存器 2002H 也会将存取寄存器 2005H,2006H 的命令顺序重新设置, 不会影响到寄存器 2005H, 2006H 的连接. 一个简单的例子描述于寄存器 2006H 之后.

## 2003H W 卡通块属性工作区(Sprite pool)计数器的初始数据(地址)

D7	D6	D5	D4	D3	D2	D1	D0
定义卡通工作页面首地址的低位(A0-A7)							

以此寄存器设置卡通块属性工作区的计数器的初始数据.

## 2004H W Data of the sprite pool

D7	D6	D5	D4	D3	D2	D1	D0
写数据到卡通属性工作区							

写数据到卡通属性工作区并增加卡通块计数器

## 2005H W 显示窗口的 X 座标/Y 座标的设定 (两个字节来设置).

D7	D6	D5	D4	D3	D2	D1	D0
显示窗口的 X 座标/Y 座标的设定							

设定起始映射于 RAM 内的显示窗口的 X 座标/Y 座标(两个字节来设定). 第一次写寄存器 2005H 设定显示窗口的 X 座标,第二次写寄存器 2005H 设定显示窗口的 Y 座标. 在写此寄存器前读取寄存器 2002H 可以将命令顺序重新设置. (在读取寄存器 2002H 之后, 第一次写寄存器 2005H 设定显示窗口的 X 座标,第二次写寄存器 2005H 设定显示窗口的 Y 座标.)

## 2006H W PPU 地址寄存器 (两个字节来设置)

D7	D6	D5	D4	D3	D2	D1	D0
AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
Second byte							
D7	D6	D5	D4	D3	D2	D1	D0
		XRC	AD12	AD11	AD10	AD9	AD8
First byte							

设定 VRAM 或 VROM 的起始地址需要两个字节. PPU 地址寄存器按高位,低位的顺序写两次. 在每次读/写寄存器 2007H 后此起始地址会自动的加 1. 在写此寄存器前读取寄存器 2002H 可以将命令顺序重新设置. 在读取寄存器 2002H 之后, 第一次写高位,第二次写低位. 一个简单的例子描述于寄存器 2007H 之后.

## 2007H R/W 从 CPU 到 VRAM 或 VROM 读/写数据

D7	D6	D5	D4	D3	D2	D1	D0
Data read from/written to the Video RAM or ROM							

存取 VRAM 或 VROM 的数据:首先需要填写资料到寄存器 2006H 再从寄存器 2007H 读/写.备注:当读取数据的时候,寄存器 2007H 的第一笔数据是未知的.下一个读取将取得被寄存器 2006H 所指到的前一个数据.

例子:从 VRAM 或 VROM 读取数据.  
LDA \$2002 ;将命令顺序重新设置  
LDA #20  
STA \$2006 ;写高位地址  
LDA #10  
STA \$2006 ;写低位地址  
LDA \$2007 ;第一个字节会被忽略  
LDA \$2007 ;  
LDA \$2007 ;

## 200BH W 垂直方向的 LCD 显示数目,内部的 VRAM 致能与否

D7	D6	D5	D4	D3	D2	D1	D0
UNUSED		VLS1	VLS0				EVRAMEN

内部的 VRAM 致能与否.  
0' 致能  
1' 无作用 (不要使用此功能)

垂直方向的 LCD 显示数目

VLS1	VLS0	功能
0	0	显示 240 条线.
0	1	显示 160 条线.
1	0	显示 120 条线.
1	1	显示 80 条线.

## 声音产生器

### 声音产生器 XOP 寄存器地址

地址	R/W	通道	寄存器									备注
			ID7	ID6	ID5	ID4	ID3	ID2	ID1	ID0		
4000H	W	A	RHYTHM A	1DY2	1DY1	1SC	1IW	1WI3	1WI2	1WI1	1WI0	包络控制
4001H	W	A	RHYTHM A	1AT	1ST2	1ST1	1ST0	1SG	1AD2	1AD1	1AD0	音色,音量控制
4002H	W	A	RHYTHM A	1FT7	1FT6	1FT5	1FT4	1FT3	1FT2	1FT1	1FT0	音调细调控制
4003H	W	A	RHYTHM A	1SL4	1SL3	1SL2	1SL1	1SL0	1FTA	1FT9	1FT8	音调粗调 & 单一声音控制
4004H	W	B	RHYTHM B	2DY2	2DY1	2SC	2IW	2WI3	2WI2	2WI1	2WI0	包络控制
4005H	W	B	RHYTHM B	2AT	2ST2	2ST1	2ST0	2SG	2AD2	2AD1	2AD0	音色,音量控制
4006H	W	B	RHYTHM B	2FT7	2FT6	2FT5	2FT4	2FT3	2FT2	2FT1	2FT0	音调细调控制
4007H	W	B	RHYTHM B	2SL4	2SL3	2SL2	2SL1	2SL0	2FTA	2FT9	2FT8	音调粗调 & 单一声音控制
4008H	W	C	ENVELOP	3EN	3EL6	3EL5	3EL4	3EL3	3EL2	3EL1	3EL0	单一声音致能
400AH	W	C	ENVELOP	3FT7	3FT6	3FT5	3FT4	3FT3	3FT2	3FT1	3FT0	音调细调值
400BH	W	C	ENVELOP	3SL4	3SL3	3SL2	3SL1	3SL0	3FTA	3FT9	3FT8	音调粗调 & 单一声音控制
400CH	W	D	NOISE			4SC	4IW	4WI3	4WI2	4WI1	4WI0	包络控制
400EH	W	D	NOISE	4NS				4BF3	4BF2	4BF1	4BF0	发声音调频率控制
400FH	W	D	NOISE	4SL4	4SL3	4SL2	4SL1	4SL0				通道致能 & 单一声音控制

4010H	W	E	DWS DMA	DIRQ	DREP			SD3	SD2	SD1	SD0	振幅
4011H	W	E	DWS DMA		IA6	IA5	IA4	IA3	IA2	IA1	IA0	起始的振幅
4012H	W	E	DWS DMA	SA13	SA12	SA11	SA10	SA9	SA8	SA7	SA6	DWS 数据的开始地址
4013H	W	E	DWS DMA	DL11	DL10	DL9	DL8	DL7	DL6	DL5	DL4	DWS 数据的长度

### 参数的描述:

**xDY2, xDY1:** 详细说明通道 1,2 方波的效率周期. 如下表.

xDY2	xDY1	Duty
0	0	1/8
1	0	1/4
0	1	1/2
1	1	3/4

### xSC:

设置声音的输出方式为连续性的或是只有一次.

0: 单一的声音 (只有一次)

1: 连续性的

### xIW:

包络形状的设定

0: 包络形状从 FH 到 OH 的斜率递减是由 xWI[3:0]来指定.

1: 包络形状保持于一个定值由 xWI[3:0]来指定.

### xWI[3:0]:

当 xIW = 0, xWI[3:0] 指定包络形状从 FH 到 OH 的递减时间如  $4.16ms * (xWI[3:0])$ .

当 xIW=1, xWI[3:0] 指定包络形状阶段如 全比率\*(xWI3:0)/15d.

### xAT:

声音效果的调音波段控制

0: 无作用

1: 致能; 当致能时, 通道的频率将很平滑的由设置值变化到最大的或最小的频率. 这个被使用给特殊的声效果,像机械关枪. 调音波段的调节率由 xSTx 来设置.

### xST[2:0]:

设置调节时间. 调节时间就是每一个调节的频率变化时间, 也就是这个变化率是调节时间的反比例.

调节时间 =  $8.33ms * (xST[2:0])$

### xSG:

指明给变化比率方程式  $2^m$  前端的符号.

0: "+"

1: "-"

### xAD[2:0]:

$m=xAD[2:0]$ , 设置频率变化比率的参数.

When xSG=0,  $F_{n+1}=F_n * (1+2^{-m})$ .

When xSG=1,  $F_{n+1}=F_n * (1-2^{-m})$ .

$F_{n+1}$ : 下一个频率

$F_n$ : 现在的频率

### xFT[A:0]:

频率= $111,860Hz / (xFTA:0)$ , xFT[A:0] 的最小值是 08H.

### xSL[4:0]:

单一声音的声音持续期间.(打拍子长度(Beat length)解码器输入)

xSL[4:0]		00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
Sound duration (ms)	BCLK2=120Hz	72	2024	152	8	312	24	632	40	1272	56	472	72	104	88	112	104
	BCLK2=100Hz	90	2530	190	10	390	30	790	50	1590	70	590	90	130	110	250	130
xSL[4:0]		10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
Sound duration (ms)	BCLK2=120Hz	88	120	184	136	376	152	760	168	1528	184	568	200	120	216	248	232
	BCLK2=100Hz	110	150	230	170	470	190	950	210	1910	230	710	250	150	270	310	290

BCLK2 是由 4017H 来设置.

**3EN:**

- 0: 致能 (Beat length 1)
- 1: 无作用

**3EL[6:0]:**

Beat length 1 =BLCK1\*3EL[6:0]  
经由 4017H BLCK1 可以设置 250Hz 或 200Hz.

**4NS:**

通道 4 噪声波段(Noise band) 的设置  
0: 宽波段  
1: 窄波段

**xBF[3:0]:**

指定噪声的频率(noise frequency).

**DIRQ:**

- 0: 关掉 DWS IRQ
- 1: 打开 DWS IRQ

**DREP:**

- 0: 不重复
- 1: 重复 DWS 数据存取

**SD[3:0]:**

输入斜率解码器(Input of slop decoder.)

SD[3:0]	FH	EH	DH	CH	BH	AH	9H	8H
Sample rate(Hz)	33K	25K	21K	17K	14K	13K	11K	9K
SD[3:0]	7H	6H	5H	4H	3H	2H	1H	0H
Sample rate(Hz)	8.4K	7.9k	7K	6.2K	5.5K	5.3K	4.7K	4.2K

**IA[6:0]:**

DWS 起始的振幅

**SA[13:6]:**

DWS 数据开始地址 #11xxxxxxxx000000, (SA[13:6]=xxxxxxxx)

**DL[11:4]:**

DWS 数据长度 #xxxxxxxx0000, (DL[11:4]=xxxxxxxx)

## 杂项寄存器地址接口

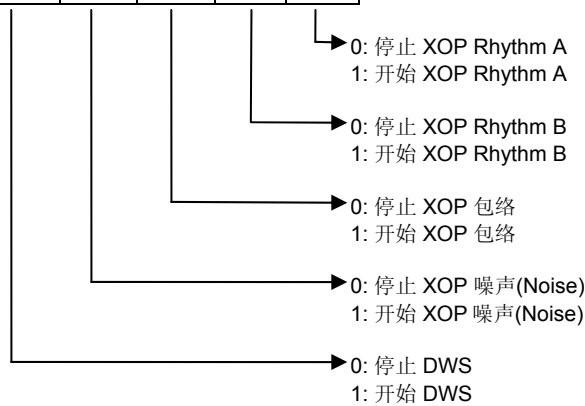
**4014H W** 影像的(Video)数据或卡通(Sprite)数据 DMA 开始地址的高字节地址来源

D7	D6	D5	D4	D3	D2	D1	D0
High byte Address of Source							

于影像的数据或卡通数据 DMA 期间它需要两个字节来指明来源地址.由寄存器接口 4014H 来指明高字节地址 (\$[XX]X0)和开始 DMA 的存取.

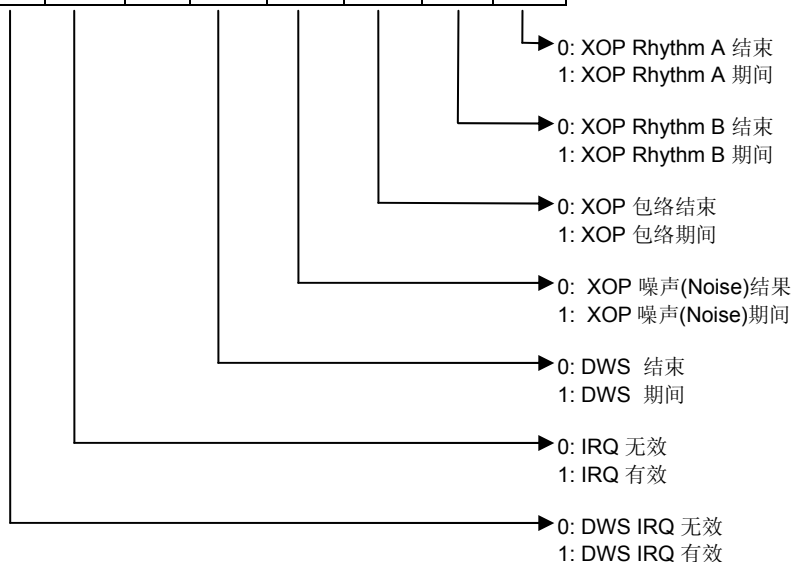
**4015H W** 开始/ 停止 XOP & DWS IRQ

D7	D6	D5	D4	D3	D2	D1	D0
			DWS Enable	XOP Noise Enable	XOP Envelope Enable	XOP R. B Enable	XOP R. A Enable



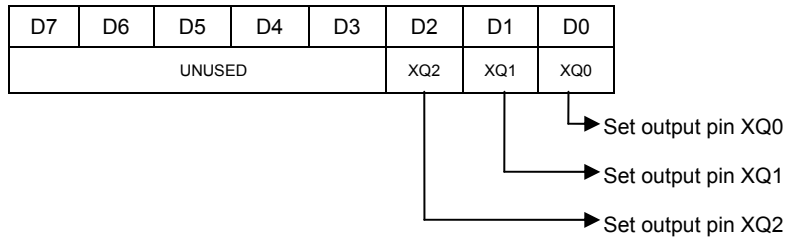
**4015H R** 读取 XOP FLAG

D7	D6	D5	D4	D3	D2	D1	D0
DWS IRQ Flag	Clock IRQ flag		DWS Status	XOP Noise Status	XOP Envelope Status	XOP R. B Status	XOP R. A Status

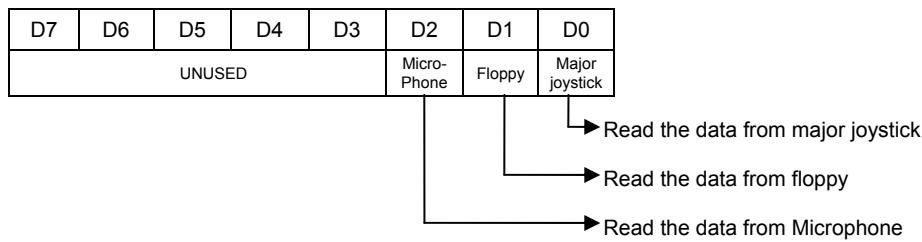




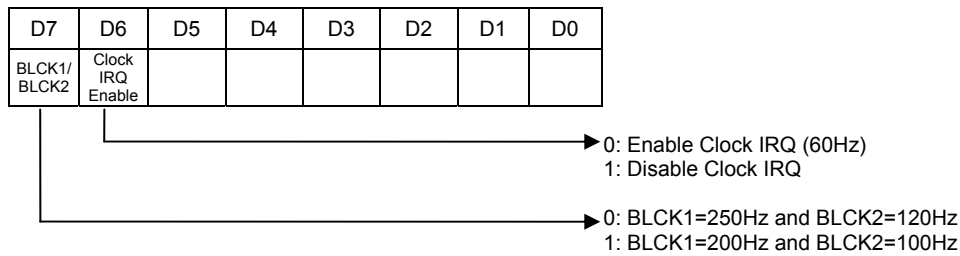
### 4016H W 设置输出脚位 XQ[2:0]



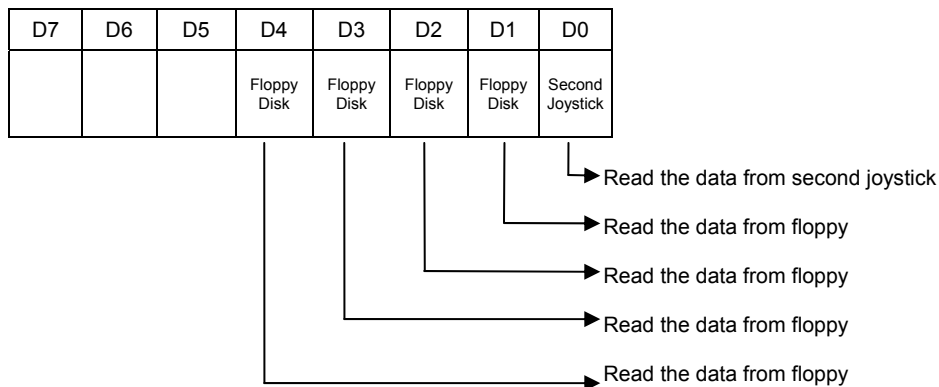
### 4016H R 读取周边的数据



### 4017H W Clock for beat Length 1, 2 and Clock IRQ Control



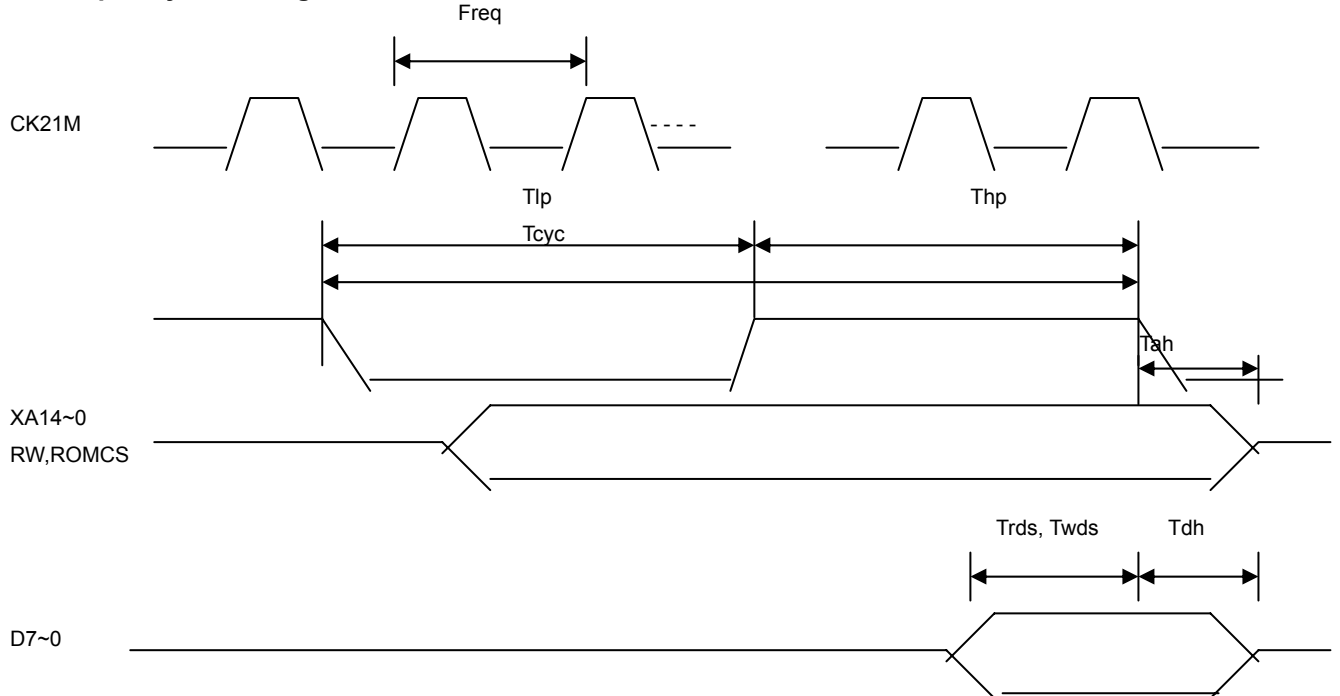
### 4017H R 读取周边的数据



## Timing Waveforms

### Timing Spec. of Program Unit In Application Mode

#### Input Cycle Timing

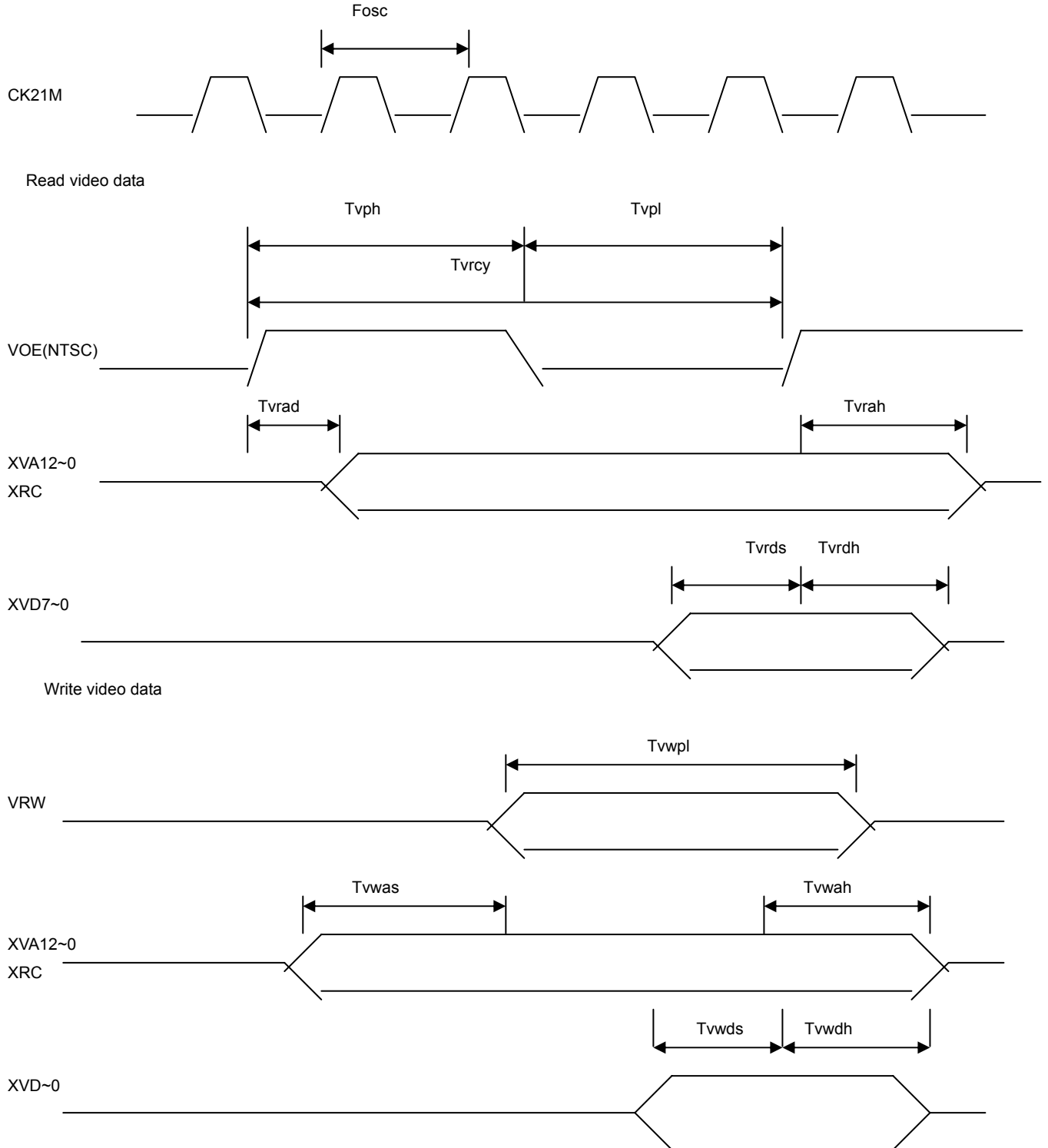


AC Characteristics : TA = 0°C to 70°C, VCC = 4.75V ~ 5.25V, GND = 0V

Symbol	Parameter	Min	Max	Unit	Condition
Fpal	Frequency of PAL B option	26.601712		MHz	
Fntsc	Frequency of NTSC option	21.47727		MHz	
Tcyc	Program cycle time	380	450	ns	
Tph	Cycle High Pulse Width	240	300	ns	
Tpl	Cycle Low Pulse Width	100	150	ns	
Tah	Program Address Hold time	15	70	ns	
Tdh	Program Data Hold time	15	225	ns	
Trds	Program Read Data Set up time	75		ns	
Twds	Program Write Data Set up time	112		ns	

## Timing Spec of Graphic Unit In Application Mode

### Input Cycle Timing



AC Characteristics: TA = 0°C to 70°C, VCC = 4.75V ~ 5.25V, GND = 0V

Symbol	Parameter	Min	Max	Unit	Condition
Fpal	Frequency of PAL B option	26.601712		MHz	
Fntsc	Frequency of NTSC option	21.47727		MHz	
Tvrcyc	Video Read cycle time	255	285	ns	
Tvph	Video Read High Pulse Width	127	150	ns	
Tvpl	Video Read Low Pulse Width	127	150	ns	
Tvrad	Video Read Address Delay time	7	35	ns	
Tvrah	Video Read Address Hold time	0		ns	
Tvrds	Video Read Data Set up time	30		ns	
Tvrddh	Video Read Data Set up time	0		ns	
Tvwpl	Video Write Pulse time	127	150	ns	
Tvwas	Video Write Address Set up time	75		ns	
Tvwah	Video Write Address Hold time	45	90	ns	
Tvwds	Video Write Data Set up time	36	70	ns	
Tvwddh	Video Write Data Hold time	30	90	ns	

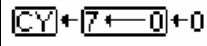
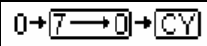
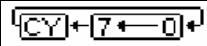
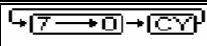
DC Characteristics : TA = 0°C to 70°C, VCC = 4.75V ~ 5.25V, GND = 0V

Symbol	Parameter	Min	Max	Unit	Condition
VIL	Input Low Voltage	-0.5	0.8	V	
VIH	Input High Voltage	2.4	VCC+0.4	V	
VOL	Output Low Voltage		0.8	V	
VOH	Output High Voltage	2.4		V	
VCL	Clock Low Voltage	-0.7	0.4	V	
VCH	Clock High Voltage	2.5	3.5	V	
ICC	Power Supply Current		30	mA	
IIL	Input Leakage Current		10	uA	
ICL	Clock Leakage		10	uA	
ITL	Tri_state Leakage		20	uA	
IRL	Reset pin Leakage (pull high R)		1	mA	
IOL	Output Low Current	2	10	mA	
IOH	Output High Current	2	10	mA	

## 指令详表

● 按指令作用类型分类的指令详表

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV•BDIZC	操作码	字节数	周期数
存取指令							
LDA	立即	LDA #Oper	A ← M	N•••••Z•	A9	2	2
	零页	LDA Oper			A5	2	3
	寄存器零页变址(X)	LDA Oper,X			B5	2	4
	绝对	LDA Oper			AD	3	4
	寄存器绝对变址(X)	LDA Oper,X			BD	3	4**
	寄存器绝对变址(Y)	LDA Oper,Y			B9	3	4**
	先变址间接	LDA (Oper,X)			A1	2	6
	后变址间接	LDA (Oper),Y			B1	2	5**
LDX	立即	LDX # Oper	X ← M	N•••••Z•	A2	2	2
	零页	LDX Oper			A6	2	3
	寄存器零页变址(Y)	LDX Oper,Y			B6	2	4
	绝对	LDX Oper			AE	3	4
	寄存器绝对变址(Y)	LDX Oper,Y			BE	3	4**
LDY	立即	LDY # Oper	Y ← M	N•••••Z•	A0	2	2
	零页	LDY Oper			A4	2	3
	寄存器零页变址(X)	LDY Oper,X			B4	2	4
	绝对	LDY Oper			AC	3	4
	寄存器绝对变址(X)	LDY Oper,X			BC	3	4**
STA	零页	STA Oper	M ← A	••••••••	85	2	3
	寄存器零页变址(X)	STA Oper,X			95	2	4
	绝对	STA Oper			8D	3	4
	寄存器绝对变址(X)	STA Oper,X			9D	3	5
	寄存器绝对变址(Y)	STA Oper,Y			99	3	5
	先变址间接	STA (Oper,X)			81	2	6
	后变址间接	STA (Oper),Y			91	2	6
STX	零页	STX Oper	M ← X	••••••••	86	2	3
	寄存器零页变址(Y)	STX Oper,Y			96	2	4
	绝对	STX Oper			8E	3	4
STY	零页	STY Oper	M ← Y	••••••~•	84	2	3
	寄存器零页变址(X)	STY Oper,X			94	2	4
	绝对	STY Oper			8C	3	4
栈操作指令							
PHA	隐含	PHA	(S)←A, S←S-1	••••••~•	48	1	3

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作 码	字 节 数	周 期 数
PHP	隐含	PHP	(S)←P, S←S-1	●●●●●●●●	08	1	3
PLA	隐含	PLA	S←S+1, A←(S)	N●●●●●●Z●	68	1	4
PLP	隐含	PLP	S←S+1, P←(S)	(Stack)	28	1	4
加 1 减 1 指令							
DEC	零页	DEC Oper	M ← M - 1	N●●●●●●Z●	C6	2	5
	寄存器零页变址(X)	DEC Oper,X			D6	2	6
	绝对	DEC Oper			CE	3	6
	寄存器绝对变址(X)	DEC Oper,X			DE	3	7
DEX	隐含	DEX	X ← X - 1	N●●●●●●Z●	CA	1	2
DEY	隐含	DEY	Y ← Y - 1	N●●●●●●Z●	88	1	2
INC	零页	INC Oper	M ← M + 1	N●●●●●●Z●	E6	2	5
	寄存器零页变址(X)	INC Oper,X			F6	2	6
	绝对	INC Oper			EE	3	6
	寄存器绝对变址(X)	INC Oper,X			FE	3	7
INX	隐含	INX	X ← X + 1	N●●●●●●Z●	E8	1	2
INY	隐含	INY	Y ← Y + 1	N●●●●●●Z●	C8	1	2
移位指令							
ASL	累加器	ASL A		N●●●●●●ZC	0A	1	2
	零页	ASL Oper			06	2	5
	寄存器零页变址(X)	ASL Oper,X			16	2	6
	绝对	ASL Oper			0E	3	6
	寄存器绝对变址(X)	ASL Oper,X			1E	3	7
LSR	累加器	LSR A		0●●●●●●ZC	4A	1	2
	零页	LSR Oper			46	2	5
	寄存器零页变址(X)	LSR Oper,X			56	2	6
	绝对	LSR Oper			4E	3	6
	寄存器绝对变址(X)	LSR Oper,X			5E	3	7
ROL	累加器	ROL A		N●●●●●●ZC	2A	1	2
	零页	ROL Oper			26	2	5
	寄存器零页变址(X)	ROL Oper,X			36	2	6
	绝对	ROL Oper			2E	3	6
	寄存器绝对变址(X)	ROL Oper,X			3E	3	7
ROR	累加器	ROR A		N●●●●●●ZC	6A	1	2
	零页	ROR Oper			66	2	5
	寄存器零页变址(X)	ROR Oper,X			76	2	6
	绝对	ROR Oper			6E	3	6
	寄存器绝对变址(X)	ROR Oper,X			7E	3	7

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV•BDIZC	操作 码	字 节 数	周 期 数
逻辑操作指令							
AND	立即	AND #Oper	A ← A AND M	N●●●●●Z●	29	2	2
	零页	AND Oper			25	2	3
	寄存器零页变址(X)	AND Oper,X			35	2	4
	绝对	AND Oper			2D	3	4
	寄存器绝对变址(X)	AND Oper,X			3D	3	4**
	寄存器绝对变址(Y)	AND Oper,Y			39	3	4**
	先变址间接	AND (Oper,X)			21	2	6
	后变址间接	AND (Oper),Y			31	2	5**
BIT <sup>1</sup>	零页	BIT Oper	N←M <sub>7</sub> ,V←M <sub>6</sub>		24	2	3
	绝对	BIT Oper			2C	3	4
CMP	立即	CMP #Oper	A - M	N●●●●●ZC	C9	2	2
	零页	CMP Oper			C5	2	3
	寄存器零页变址(X)	CMP Oper			D5	2	4
	绝对	CMP Oper			CD	3	4
	寄存器绝对变址(X)	CMP Oper, X			DD	3	4**
	寄存器绝对变址(Y)	CMP Oper, Y			D9	3	4**
	先变址间接	CMP (Oper,X)			C1	2	6
	后变址间接	CMP (Oper),Y			D1	2	5**
CPX	立即	CPX #Oper	X - M	N●●●●●ZC	E0	2	2
	零页	CPX Oper			E4	2	3
	绝对	CPX Oper			EC	3	4
CPY	立即	CPY #Oper	Y - M	N●●●●●ZC	C0	2	2
	零页	CPY Oper			C4	2	3
	绝对	CPY Oper			CC	3	4
EOR	立即	EOR #Oper	A ← A XOR M	N●●●●●Z●	49	2	2
	零页	EOR Oper			45	2	3
	寄存器零页变址(X)	EOR Oper, X			55	2	4
	绝对	EOR Oper			4D	3	4
	寄存器绝对变址(X)	EOR Oper, X			5D	3	4**
	寄存器绝对变址(Y)	EOR Oper, Y			59	3	4**
	先变址间接	EOR (Oper,X)			41	2	6
	后变址间接	EOR (Oper),Y			51	2	5**

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作码	字节数	周期数
ORA	立即	ORA #Oper	A ← A OR M	N●●●●●Z●	09	2	2
	零页	ORA Oper			05	2	3
	寄存器零页变址(X)	ORA Oper, X			15	2	4
	绝对	ORA Oper			0D	3	4
	寄存器绝对变址(X)	ORA Oper, X			1D	3	4**
	寄存器绝对变址(Y)	ORA Oper, Y			19	3	4**
	先变址间接	ORA (Oper,X)			01	2	6
	后变址间接	ORA (Oper),Y			11	2	5**
算术操作指令							
ADC	立即	ADC #Oper	A ← A + M+C	NV●●●●●ZC	69	2	2
	零页	ADC Oper			65	2	3
	寄存器零页变址(X)	ADC Oper, X			75	2	4
	绝对	ADC Oper			6D	3	4
	寄存器绝对变址(X)	ADC Oper, X			7D	3	4**
	寄存器绝对变址(Y)	ADC Oper, Y			79	3	4**
	先变址间接	ADC (Oper,X)			61	2	6
	后变址间接	ADC (Oper),Y			71	2	5**
SBC	立即	SBC #Oper	A ← A-M-1+C	NV●●●●●ZC	E9	2	2
	零页	SBC Oper			E5	2	3
	寄存器零页变址(X)	SBC Oper, X			F5	2	4
	绝对	SBC Oper			ED	3	4
	寄存器绝对变址(X)	SBC Oper, X			FD	3	4**
	寄存器绝对变址(Y)	SBC Oper, Y			F9	3	4**
	先变址间接	SBC (Oper,X)			E1	2	6
	后变址间接	SBC (Oper),Y			F1	2	5**
按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作码	字节数	周期数
BCC <sup>2</sup>	相对	BCC Oper	当 C = 0 时跳转	●●●●●●●●	90	2	2***
BCS <sup>2</sup>	相对	BCS Oper	当 C = 1 时跳转	●●●●●●●●	B0	2	2***
BEQ	相对	BEQ Oper	当 Z = 1 时跳转	●●●●●●●●	F0	2	2***
BMI	相对	BMI Oper	当 N = 1 时跳转	●●●●●●●●	30	2	2***
BNE	相对	BNE Oper	当 Z = 0 时跳转	●●●●●●●●	D0	2	2***
BPL	相对	BPL Oper	当 N = 0 时跳转	●●●●●●●●	10	2	2***
BVC	相对	BVC Oper	当 V = 0 时跳转	●●●●●●●●	50	2	2***
BVS	相对	BVS Oper	当 V = 1 时跳转	●●●●●●●●	70	2	2***
JMP	绝对	JMP Oper	PC ← Addr	●●●●●●●●	4C	3	3
	间接绝对	JMP( Oper)			6C	3	5
	寄存器绝对变址间接	JMP (Oper, X)			7C	3	6
JSR	绝对	JSR Oper	PC←PC+2	●●●●●●●●	20	3	6
			(S)←PCH,S←S-1				
			(S)←PCL,S←S-1				
			PC←Oper				



RTI	隱含	RTI	$S \leftarrow S+1, P \leftarrow (S)$	(Stack)	40	1	6
			$S \leftarrow S+1, PCL \leftarrow (S)$				
			$S \leftarrow S+1, PCH \leftarrow (S)$				
RTS	隱含	RTS	$S \leftarrow S+1, PCL \leftarrow (S)$	●●●●●●●●	60	1	6
			$S \leftarrow S+1, PCH \leftarrow (S)$				
			$PC \leftarrow PC+1,$				
处理器标志指令							
CLC	隱含	CLC	$C \leftarrow 0$	●●●●●●●1	18	1	2
CLD	隱含	CLD	$D \leftarrow 0$	●●●●1●●●	D8	1	2
CLI	隱含	CLI	$I \leftarrow 0$	●●●●●1●●	58	1	2
CLV	隱含	CLV	$V \leftarrow 0$	●1●●●●●●	B8	1	2
SEC	隱含	SEC	$C \leftarrow 0$	●●●●●●●0	38	1	2
SED	隱含	SED	$D \leftarrow 0$	●●●●0●●●	F8	1	2
SEI	隱含	SEI	$I \leftarrow 0$	●●●●●0●●	78	1	2

按指令作用类型分类的指令详表							
助记符	寻址方式	指令格式	执行的操作	标志位 NV●BDIZC	操作码	字节数	周期数
寄存器间传送指令							
TAX	隱含	TAX	$X \leftarrow A$	N●●●●●Z●	AA	1	2
TAY	隱含	TAY	$Y \leftarrow A$	N●●●●●Z●	A8	1	2
TSX	隱含	TSX	$X \leftarrow S$	N●●●●●Z●	BA	1	2
TXA	隱含	TXA	$A \leftarrow X$	N●●●●●Z●	8A	1	2
TXS	隱含	TXS	$S \leftarrow X$	●●●●●●●●	9A	1	2
TYA	隱含	TYA	$A \leftarrow Y$	N●●●●●Z●	98	1	2
其他特殊指令							
BRK	隱含	BRK	$PC \leftarrow PC+2$ $B \leftarrow 1, I \leftarrow 1$ $(S) \leftarrow PCH, S \leftarrow S-1$ $(S) \leftarrow PCL, S \leftarrow S-1$ $(S) \leftarrow P, S \leftarrow S-1$	●●●1●1●●	00	1	7
NOP	隱含	NOP	空操作	●●●●●●●●	EA	1	2

注:

\*\* 若产生跨页则加 1 个时钟周期

\*\*\* 若符合条件且跳转同页则加 1 个时钟周期, 若符合条件且跳转跨页则加 2 个时钟周期

1 BIT 指令复制被测试字节的位 6 至标志 V, 复制被测试字节的位 7 至标志 N, 但若采用立即寻址模式则不改变标志 V 和标志 N 的值。标志 Z 的值根据累加器与操作数相与的结果设置。

2 BBC 和 BCS 指令就是 BLT (Branch Less Than) 和 BGE (Branch Greater or Equal) 指令, 这些条件跳转指令只是助记符不同。

● 按操作码分类的指令表

按操作码分类的指令表																	
低位 \ 高位	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	低位 \ 高位
0	BRK imp	ORA inx				ORA zpg	ASL zpg		PHP imp	ORA imm	ASL acc			ORA abs	ASL abs		0
1	BPL rla	ORA iny				ORA zpx	ASL zpx		CLC imp	ORA aby				ORA abx	ASL abx		1
2	JSR abs	AND inx			BIT zpg	AND zpg	ROL zpg		PLP imp	AND imm	ROL acc		BIT abs	AND abs	ROL abs		2
3	BMI rla	AND iny				AND zpx	ROL zpx		SEC imp	AND aby				AND abx	ROL abx		3
4	RTI imp	EOR inx				EOR zpg	LSR zpg		PHA imp	EOR imm	LSR acc		JMP abs	EOR abs	LSR abs		4
5	BVC rla	EOR iny				EOR zpx	LSR zpx		CLI imp	EOR aby				EOR abx	LSR abx		5
6	RTS imp	ADC inx				ADC zpg	ROR zpg		PLA imp	ADC imm	ROR acc		JMP abi	ADC abs	ROR abs		6
7	BVS rla	ADC iny				ADC zpx	ROR zpx		SEI imp	ADC aby				ADC abx	ROR abx		7
8		STA inx			STY zpg	STA zpg	STX zpg		DEY imp		TXA imp		STY abs	STA abs	STX abs		8
9	BCC rla	STA iny			STY zpx	STA zpx	STX zpy		TYA imp	STA aby	TXS imp			STA abx			9
A	LDY imm	LDA inx	LDX imm		LDY zpg	LDA zpg	LDX zpg		TAY imp	LDA imm	TAX imp		LDY abs	LDA abs	LDX abs		A
B	BCS rla	LDA iny			LDY zpx	LDA zpx	LDX zpx		CLV imp	LDA aby	TSX imp		LDY abx	LDA abx	LDX aby		B
C	CPY imm	CMP inx			CPY zpg	CMP zpg	DEC zpg		INY imp	CMP imm	DEX imp		CPY abs	CMP abs	DEC abs		C
D	BNE rla	CMP iny				CMP zpx	DEC zpx		CLD imp	CMP aby				CMP abx	DEC abx		D
E	CPX imm	SBC inx			CPX zpg	SBC zpg	INC zpg		INX imp	SBC imm	NOP imp		CPX abs	SBC abs	INC abs		E
F	BEQ rla	SBC iny				SBC zpx	INC zpx		SED imp	SBC aby				SBC abx	INC abx		F
低位 \ 高位	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	低位 \ 高位

注:

立即寻址方式	imm
绝对寻址方式	abs
零页寻址方式	zpg
累加器寻址方式	acc
隐含寻址方式	imp
寄存器绝对变址寻址方式(X)	abx
寄存器绝对变址寻址方式(Y)	aby
寄存器零页变址寻址方式(X)	zpx
寄存器零页变址寻址方式(Y)	zpy
间接绝对寻址方式	abi
相对寻址方式	rla
先变址间接寻址方式	inx
后变址间接寻址方式	iny
寄存器绝对变址间接寻址方式	ina
零页间接寻址方式	inz